

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-223893

(43)Date of publication of application : 22.08.1995

(51)Int.Cl. C30B 15/00
C30B 15/20
C30B 29/06
C30B 29/06
// H01L 21/208

(21)Application number : 06-017674

(71)Applicant : NIPPON STEEL CORP
NITTETSU DENSHI KK

(22)Date of filing : 14.02.1994

(72)Inventor : HASEBE MASAMI
KANDA ISAO
TAKAO SHIGEYOSHI
IWASAKI TOSHIO
TSUMORI YASUO
NAKASHIZU TSUNEO
OKUBO MASAMICHI

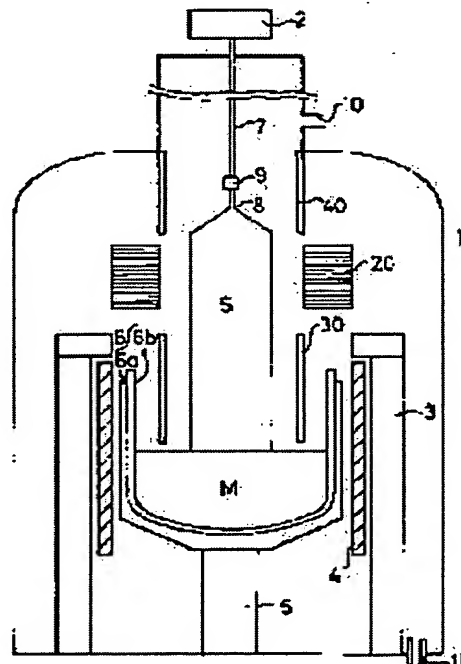
(54) SEMICONDUCTOR SINGLE CRYSTAL AND PRODUCTION THEREOF

(57)Abstract:

PURPOSE: To improve the crystal growth rate and withstand voltage characteristics of an oxide film by providing special cooling conditions in a process for producing a silicon single crystal in a Czochralski process (hereinafter referred to as the CZ process).

CONSTITUTION: This method for producing a semiconductor single crystal is to form a region so as to provide $\leq 1.0^{\circ}\text{C}/\text{min}$ cooling rate in a crystal temperature zone at $1200\text{--}1000^{\circ}\text{C}$, enhance the cooling ability to $\geq 1.0^{\circ}\text{C}/\text{min}$ in the crystal temperature zone at $\geq 1200^{\circ}\text{C}$, add the usual cooling at $\geq 1.0^{\circ}\text{C}/\text{min}$ cooling rate into the crystal temperature zone at $1000\text{--}500^{\circ}\text{C}$ and pull up and grow the single crystal in a crystal pulling up furnace

1 housing a crucible 6 composed of a quartz crucible (6a) containing a silicon melt (M) and a graphite crucible (6b) protecting the quartz crucible (6a) and a grown silicon single crystal ingot (S). The resultant silicon single crystal is excellent in withstand voltage



characteristics of an insulating oxide film measured by mounting metallic oxide semiconductor (MOS) diodes, respectively provided with a two-layer gate electrode, having 20mm² area and composed of an upper layer aluminum and a lower layer of a doped polycrystalline silicon on the whole surface of a silicon wafer cut out of the produced silicon single crystal and applying a DC voltage thereto according to a voltage ramping method.

LEGAL STATUS

[Date of request for examination] 01.06.1998

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3242780

[Date of registration] 19.10.2001

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

* NOTICES *

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The manufacture approach of the silicon single crystal characterized by carrying out crystal raising growth on the conditions which can do the field where a cooling rate becomes the following by 1.0-degree-C/within the crystal temperature of 1200 degrees C - 1000 degrees C in the process in which a silicon single crystal is manufactured with the Czochralski method.

[Claim 2] The manufacture approach of the silicon single crystal according to claim 1 characterized by adding heightening refrigeration capacity so that a crystal cooling rate may always become the above by 1.0-degree-C/in a crystal temperature region 1200 degrees C or more, pulling up, and growing up.

[Claim 3] The manufacture approach of the silicon single crystal according to claim 1 characterized by adding that a cooling rate always cools above by 1.0-degree-C/, pulling up, and growing up in a crystal temperature region 1000 to 500 degrees C or more. [or less]

[Claim 4] heightening refrigeration capacity so that a crystal cooling rate may always become the above by 1.0-degree-C/in a crystal temperature region 1200 degrees C or more -- in addition, the manufacture approach of a silicon single crystal according to claim 1 that a crystal temperature region 1000 more to 500 degrees C or more is characterized by always cooling, pulling up and growing up above by cooling rate/of 1.0 degrees C. [or less]

[Claim 5] It is the silicon single crystal manufactured by the approach according to claim 1 to 4. Area 20mm² which the upper layer becomes from the polycrystalline silicon with which aluminum and a lower layer were doped It has a two-layer gate electrode. It mounts all over the silicon wafer top which cut down the MOS diode whose insulating oxide-film thickness is 25.0nm from the silicon single crystal concerned. [when the polar direct current voltage into which a majority carrier is poured from substrate silicon is impressed to each MOS diode and the electrical-potential-difference run ping method estimates the withstand voltage property of the insulating oxide film of said wafer] The current density which flows through an oxide film is 1microA/cm². Silicon single crystal which was excellent in the withstand voltage property of the insulating oxide film characterized by the percentage to the total of the number of the MOS diode which the average electric field concerning this oxide film at the time show 8.0 or more MV/cm being 40% or more per one wafer.

[Claim 6] It is the silicon single crystal manufactured by the approach according to claim 1 to 4. Area 20mm² which the upper layer becomes from the polycrystalline silicon with which aluminum and a lower layer were doped It has a two-layer gate electrode. It mounts all over the silicon wafer top which cut down the MOS diode whose insulating oxide-film thickness is 25.0nm from the silicon single crystal concerned. [when the polar direct current voltage into which a majority carrier is poured from substrate silicon is impressed to each MOS diode and the electrical-potential-difference run ping method estimates the withstand voltage property of the insulating oxide film of said wafer] The current density which flows through an oxide film is 1microA/cm². Silicon single crystal which was excellent in the withstand voltage property of the insulating oxide film characterized by the percentage to the total of the number of the MOS diode which the average electric field concerning this oxide film at the time show 8.0 or more MV/cm being 50% or more per one wafer.

[Claim 7] It is the silicon single crystal manufactured by the approach according to claim 1 to 4. Area 20mm² which the upper layer becomes from the polycrystalline silicon with which aluminum and a lower layer were doped It has a two-layer gate electrode. It mounts all over the silicon wafer

top which cut down the MOS diode whose insulating oxide-film thickness is 25.0nm from the silicon single crystal concerned. [when the polar direct current voltage into which a majority carrier is poured from substrate silicon is impressed to each MOS diode and the electrical-potential-difference run ping method estimates the withstand voltage property of the insulating oxide film of said wafer] The current density which flows through an oxide film is 1microA/cm². The rate to the total of the number of the MOS diode which the average electric field concerning this oxide film at the time show 8.0 or more MV/cm Those with 50% or more per one wafer, The silicon single crystal which was excellent in the withstand voltage property of the insulating oxide film by which it is being [the percentage of the MOS diode of 6.0 more or less MV/cm / less than 20%] characterized.

[Claim 8] It is the silicon single crystal manufactured by the approach according to claim 1 to 4.

Area 20mm² which the upper layer becomes from the polycrystalline silicon with which aluminum and a lower layer were doped It has a two-layer gate electrode. It mounts all over the silicon wafer top which cut down the MOS diode whose insulating oxide-film thickness is 25.0nm from the silicon single crystal concerned. [when the polar direct current voltage into which a majority carrier is poured from substrate silicon is impressed to each MOS diode and the electrical-potential-difference run ping method estimates the withstand voltage property of the insulating oxide film of said wafer] The current density which flows through an oxide film is 1microA/cm². The rate to the total of the number of the MOS diode which the average electric field concerning this oxide film at the time show 8.0 or more MV/cm Those with 60% or more per one wafer, The silicon single crystal which was excellent in the withstand voltage property of the insulating oxide film by which it is being [the percentage of the MOS diode of 6.0 more or less MV/cm / less than 20%] characterized.

[Claim 9] The silicon single crystal manufactured by the approach according to claim 1 to 4.

[Translation done.]

* NOTICES *

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application] This invention relates to the silicon single crystal which was excellent in the withstand voltage property (henceforth, oxide-film proof pressure) of the insulating oxide film manufactured by the Czochralski method (the following, CZ process), and its manufacture approach.

[0002]

[Description of the Prior Art] Since CZ silicon single crystal has the description which was [be / crystal reinforcement / high] excellent, it is widely used as an ingredient for LSI from before. However, it is known that oxide-film pressure-proofing of a silicon single crystal changes greatly with fundamental differences in the manufacture approach, and oxide-film pressure-proofing of CZ silicon single crystal is remarkably low compared with it of a wafer which carried out epitaxial growth of the silicon thin film on the silicon single crystal manufactured by the floating zone method, or CZ silicon wafer. However, the place where improvement in dependability of gate oxide is desired strongly came with increase of an MOS device degree of integration in recent years, and since oxide-film pressure-proofing was one of the important material properties which determines the dependability, importance was attached to manufacturing-technology development of CZ silicon single crystal which was excellent in the oxide-film proof-pressure property.

[0003] The approach characterized by making the rate of crystal growth into the following by 0.8mm/in the approach of manufacturing a silicon single crystal with a diameter of 100mm or more by the CZ process to JP,2-2671695,A, as the manufacture approach of CZ silicon single crystal which was excellent in oxide-film pressure-proofing is indicated. However, by this approach, since productivity was bad, it was not practical.

[0004] Moreover, although the temperature almsgiving which performs slowly a 900 degrees C [1100 degrees C to] temperature reduction for the silicon single crystal currently raised over 3 hours or more, and the approach of decreasing the oxygen sludge nucleus in a semiconductor device process, and controlling defective generating are shown by patent No. 1742752 The temperature to which this invention persons should cool slowly was 1200 degrees C to 1000 degrees C, and when the 1000 to 900 degrees C temperature field was annealed, it found out that a proof-pressure property deteriorated; so that it might mention later. Therefore, this invention persons found out that improvement in a proof-pressure property was attained for the first time by heightening the crystal refrigeration capacity of a crystal temperature field 1000 degrees C or less, after cooling slowly the 1200 to 1000 degrees C crystal temperature field.

[0005] Moreover, in JP,5-70283,A, in case a silicon single crystal is manufactured, raising conditions from which the temperature field where the crystal temperature of the silicon single crystal which grows becomes 1150 degrees C or more becomes 280mm or more in the silicon melt upper part are proposed. Moreover, the method of establishing the temperature control device which limits a single crystal raising rate to a part for 1.1mm/from a part for 0.8mm/for the purpose of raising a proof-pressure property while controlling generating of a stacking fault, and makes a single crystal cooling rate late further in JP,5-9096,A from this applicant is proposed. In the range from the silicon melt upper part, the field whose temperature of a crystal of this invention persons is 1150 degrees C or more found out the approach in which the improvement in a proof-pressure property is possible at least 280mm or less. Moreover, the improvement in a proof-pressure property of the

above is possible for a raising rate by 1.1mm/, without limiting a raising rate in this invention.

[0006] Therefore, although the approach a crystal manufacture rate manufactured CZ silicon crystal in which the oxide-film proof-pressure property was excellent above by 1.0mm/was needed, such [conventionally] a silicon single crystal manufacture approach did not exist.

[0007] The withstand voltage property of an insulating oxide film has the two-layer gate electrode with which the upper layer consists of polycrystalline silicon with which aluminum and a lower layer were doped, and is 2 20mm of the electrode surface product. It mounts all over the silicon wafer top which cut down the MOS diode whose insulating oxide-film thickness is 25.0nm from the silicon single crystal concerned, the polar direct current voltage into which a majority carrier is poured from substrate silicon is impressed to each MOS diode, and it is estimated by the electrical-potential-difference run ping method. The current density which flows through an oxide film is 1microA/cm². The average electric field concerning this oxide film at the time are the fields which show that the crystal defect which the field of 8.0 or more MV/cm is called [crystal defect] a Shinsei destructive field or a C mode field, and degrades a proof-pressure property during a crystal does not exist.

Moreover, the current density to which the average electric field impressed to this oxide film flow [from 1.0 MV/cm] through an oxide film by cm in 8.0MV /is 1microA/cm². When reaching, it is the field which shows that the crystal defect which the electric-field field is called [crystal defect] an B mode field, and degrades a proof-pressure property during a silicon crystal exists. As for the conventional CZ silicon crystal, the percentage to the total of the number of the MOS diode which carries out dielectric breakdown in a C mode field is about 10 - 30% per one wafer, and the rate to the total of the number of the MOS diode which carries out dielectric breakdown in an B mode field also has them. [many] Therefore, the percentage to the total of the number of the MOS diode which carries out dielectric breakdown in a C mode field is 40% or more, and CZ silicon single crystal [like] with the high (for example, the diode destroyed by cm in 6.0MV /or less is less than 20%) minimum destructive electric-field value with the small or rate of the number of the MOS diode destroyed in an B mode field is a CZ silicon single crystal which was excellent in the oxide-film proof-pressure property.

[0008]

[Problem(s) to be Solved by the Invention] This invention aims to let a crystal manufacture rate offer CZ silicon crystal which was excellent in the method of manufacturing CZ silicon crystal which was above excellent in the oxide-film proof-pressure property by 1.0mm/, and the oxide-film proof-pressure property.

[0009]

[Means for Solving the Problem] In order to attain the above-mentioned purpose, in this invention, crystal raising is performed by installing a temperature control function in the process in which a silicon single crystal is manufactured by (1) CZ process, on the conditions which can do the field where a cooling rate becomes the following by 1.0-degree-C/within the crystal temperature of 1200 degrees C - 1000 degrees C in a crystal manufacture furnace. In order to raise a proof-pressure property furthermore, in the silicon single crystal manufacturing method (1) of (2) above-mentioned, by installing another temperature control function in right above [melt], a crystal cooling rate always cools a crystal above by 1.0-degree-C/in a crystal temperature region 1200 degrees C or more in a crystal manufacture furnace, and crystal raising growth is performed. Or in the silicon single crystal manufacturing method (1) of (3) above-mentioned, another temperature control function is prepared, a crystal temperature region 1000 to 500 degrees C or more always cools above by cooling rate/of 1.0 degrees C, and crystal raising growth is performed. [or less] In the crystal in the middle of the approach which combined (4) above-mentioned manufacturing-method [silicon single crystal] (1) - (3) in order to raise a proof-pressure property more sharply, i.e., raising growth A crystal temperature field 1200 degrees C or more always cools above by crystal cooling rate/of 1.0 degrees C in a crystal manufacture furnace by installing a temperature control function in right above [melt] first. Annealing which can do the field where a cooling rate becomes the following by 1.0-degree-C/within the crystal temperature of 1200 degrees C - 1000 degrees C in a crystal manufacture furnace by installing another temperature control function is performed. Still more nearly another temperature control function is prepared, a crystal temperature region 1000 to 500 degrees C or more always cools above by cooling rate/of 1.0 degrees C, and crystal raising growth is performed. [or

less]

[0010] this invention approach (1) Area 20mm² which the upper layer becomes from the polycrystalline silicon with which aluminum and a lower layer were doped by - (4) It has a two-layer gate electrode. It mounts all over the silicon wafer top which cut down the MOS diode whose insulating oxide-film (gate oxide) thickness is 25.0nm from the silicon single crystal concerned.

[when the polar direct current voltage into which a majority carrier is poured from substrate silicon is impressed to each MOS diode and the electrical-potential-difference run ping method estimates the withstand voltage property of the insulating oxide film of said wafer] The current density which flows through an oxide film is 1microA/cm². The rate to the total of the number of the MOS diode which the average electric field impressed to the oxide film concerned at the time show 8.0 or more (C mode) MV/cm CZ silicon single crystal which has good oxide-film pressure-proofing which is 40% or more per one wafer, Moreover, CZ silicon single crystal which has good oxide-film pressure-proofing [as / whose C mode percentage is 50% or more per one wafer], Moreover, CZ silicon single crystal which has good oxide-film pressure-proofing [as / whose C mode percentage is 50% or more per one wafer / whose percentage of the MOS diode destroyed by the electric field of 6.0 or less MV/cm is less than 20%], CZ silicon single crystal which has good oxide-film pressure-proofing [as / whose C mode percentage is furthermore 60% or more per one wafer / whose percentage of the MOS diode destroyed by the electric field of 6.0 or less MV/cm is less than 20%] can be manufactured.

[0011]

[Function] As a result of this invention persons' investigating in a detail the cooling conditions under training of the crystal which has various oxide-film proof-pressure properties, by the pyrosphere from coagulation temperature to 1200 degrees C, the minute defective generating nucleus used as the cause of degrading a proof-pressure property or generating a stacking fault is introduce in ., i.e., the training process of the silicon single crystal by the CZ process, which discovered that the following relation between formation of the minute defect cooling conditions and leading to dielectric breakdown is. There is so little this defective nucleus installation that the crystal cooling rate in the pyrosphere from coagulation temperature to 1200 degrees C is large. In a 1200 degrees C - 1000 degrees C temperature region, by making a crystal cooling rate small and annealing it, this minute defective generating nucleus decomposes into reverse, and a consistency decreases. In a temperature region 1000 degrees C or less, a generating nucleus grows as a minute defect and degrades a proof-pressure property. However, although diffusion of the point defect of oxygen and the atomic hole which are the impurity element contained during a silicon crystal, a silicon interstitial atom, etc. becomes the cause of main about growth of a minute defect and minute defective growth is promoted, in a crystal temperature requirement 500 degrees C or less, the diffusion coefficient of these point defects becomes small, and minute defective growth cannot advance easily. Therefore, although it is desirable to raise the crystal cooling rate of the crystal which pulls up and grows in all crystal temperature requirements 1000 degrees C or less; and to pass the temperature field quickly in order to control growth of the minute defect leading to proof-pressure degradation, growth of a minute defect can be effectively controlled by raising the cooling rate of a crystal temperature region 1000 to 500 degrees C or more in activation. [or less]

[0012] In this invention (1), decomposition of a minute defective nucleus is promoted by cooling slowly on the conditions which can do the field where a temperature control function is installed in a crystal raising furnace, and a crystal cooling rate becomes the following by 1.0-degree-C/in the 1200 degrees C - 1000 degrees C area within temperature, generating of a minute defect is controlled, and a crystal proof-pressure property is raised.

[0013] this invention (2) -- an operation of (1) -- in addition, temperature control function of being right above [silicon melt] more nearly another still is installed, a crystal cooling rate is raised from coagulation temperature by carrying out a crystal cooling rate above by 1.0-degree-C/in a 1200-degree C temperature requirement, installation of a minute defective nucleus is lessened, the minute defective origination of nucleus is controlled, and a proof-pressure property is raised further.

[0014] this invention (3) -- an operation of (1) -- in addition, growth of a minute defect is controlled by installing still more nearly another temperature control function and heightening the refrigeration capacity of a crystal temperature field 1000 to 500 degrees C or more, and a crystal proof-pressure

property is raised. [or less]

[0015] In this invention (4), all the temperature control effectiveness of each temperature field 1000 to 500 degrees C or more is added from coagulation temperature, minute defective generating is controlled, and a crystal proof-pressure property is raised. [1200 degrees C and 1200 degrees C to 1000 degrees C and] [or less] That is, in the pyrosphere from coagulation temperature to 1200 degrees C, refrigeration capacity is heightened, installation of a minute defective generating nucleus is controlled, by annealing, a minute defective generating nucleus is decomposed and a consistency is decreased in a 1200 degrees C - 1000 degrees C temperature region. In a temperature region 1000 more to 500 degrees C or more, crystal refrigeration capacity is heightened again, growth of a minute defect is controlled, and a crystal proof-pressure property is raised. [or less]

[0016] In (4), a crystal raising growth rate can manufacture the satisfactory superior crystal of a proof-pressure property above by 1.0mm/as usual from above-mentioned this invention (1).

[0017] The oxide-film pressure-proofing in the example 4 of a comparison is shown in Table 1 and 2 from the example 12 and the example 1 of a comparison from an example 1 of this invention.

[0018]

[Example] Although the example of this invention is given and explained below, it cannot be overemphasized that this invention is not what is restricted by the publication of these examples.

[0019] In advance of an example, the evaluation approach of oxide-film pressure-proofing of the silicon single crystal manufactured by this invention is explained below. It carried out by investigating the electrical property of the gate oxide (insulating oxide film) which is 25.0nm silicon dioxide film which formed the MOS diode on the silicon wafer sample which performed mirror plane processing, and was formed in the 1000-degree C desiccation oxygen ambient atmosphere. An MOS diode is 1×10^{21} /cm³ about Lynn on gate oxide. It consists of two-layer structure of polycrystalline silicon and aluminum doped above, and is 2 an area of 20mm. It has an electrode and the golden electrode is formed in the rear face for ohmic electrodes. The MOS diode with the above-mentioned structure was created all over the sample wafer. The polar direct current voltage into which a majority carrier is poured from substrate silicon was impressed to each MOS diode, and the electrical-potential-difference run ping method estimated the withstand voltage property of the insulating oxide film of a sample wafer. The current density which flows through an oxide film is 1microA/cm². The average electric field impressed to the gate oxide at the time were measured. Especially when the average electric field are 8.0 or more MV/cm, it is the field where the crystal defect which is called a Shinsei dielectric-breakdown field (C mode field), and causes proof-pressure degradation does not exist. Therefore, in proof-pressure characterization, a silicon wafer with many rates to the total of the number of the MOS diode in a C mode field is the crystal which was excellent in the proof-pressure property. Furthermore, the current density to which impression electric field flow through an oxide film between 1 MV/cm and 8 MV/cm is 1microA/cm². When reaching (dielectric breakdown), the B mode field and the call crystal defect originated this impression electric-field field, and proof-pressure degradation is caused. It is better for the proof-pressure property to cause dielectric breakdown by the highest possible impression electric field also in this B mode field. In this invention, evaluation of oxide-film pressure-proofing was performed by asking for the rate of occupying in the total of the number of the MOS diode which the average electric field concerning this oxide film show 8 or more MV/cm, and the rate of the number of an MOS diode which causes dielectric breakdown by 6 or less MV/cm, when the current density which flows through an oxide film was 1microA/cm².

[0020] The silicon single crystal manufacturing installation used for example 1 this invention is not restricted especially if usually used for the silicon single crystal manufacture by the CZ process, and by this example, the manufacturing installation as shown in drawing 1 was used for it. This CZ process silicon single crystal manufacturing installation has the crucible 6 which consisted of quartz crucible 6a which holds silicon melt M, and graphite crucible 6b which protects this, and the crystal raising furnace 1 in which the raised silicon single crystal ingot S is held. It is installed in the lateral portion of a crucible 6 so that the heat insulation member 3 for preventing that the heat from the heating heater 4 and the heating heater 4 escapes to the crystal raising furnace exterior may enclose a crucible 6. Moreover, this crucible 6 goes up and down in order to compensate with a silicon melt oil level falling with reduction of the silicon melt M in a crucible 6, while the rotation fixture 5 connects

with the driving gear which is not illustrated and it rotates at the rate of predetermined with this driving gear. In the raising furnace 1, it pulls up, a wire 7 is installed and the chuck 9 holding seed crystal 8 which hung from the furnace external upper part is formed in the lower limit of this wire. The upper limit side of this pull-up wire 7 is rolled round by the wire loop wheel machine 2 arranged in the furnace external upper part, and the silicon single crystal ingot S which grows up to be the seed crystal 8 lower part can pull up it now, and it constitutes pull-up equipment. And in the raising furnace 1, Ar gas is introduced from the gas inlet 10 formed in the raising furnace 1, the inside of the raising furnace 1 is circulated, and it is discharged from the effluence-of-gas opening 11. Thus, it is for making it not make SiO which pulls up in connection with melting of silicon, and is generated in a furnace 1 mix in silicon melt to circulate Ar gas. And in order that a cooling rate might form 1.0-degree-C field where it becomes the following by /within the crystal temperature of 1200 degrees C - 1000 degrees C in the crystal pulling furnace 1, the temperature controller 20 was installed. Heat insulation heat insulating material, heating heaters, etc., such as a graphite installed so that silicon single crystal S by which raising training is carried out might be surrounded as a temperature controller 20, are effective.

[0021] This equipment was used and the silicon single crystal was raised on condition that the following. Raising conditions as crystal training rates been 1.0 mm/min and a crystal cooling rate and rate patterns indicated to be with the broken line in drawing 5, Namely, not the above but the crystal temperature field cooled slowly exists [the crystal cooling rate of a crystal temperature field 1200 degrees C or more] in a usual state by 1.0-degree-C/. The crystal cooling rate of a 1000 degrees C - 1200 degrees C crystal temperature field is always in the following range by 1.0-degree-C/, and the silicon single crystal was raised on conditions which have the crystal cooling rate of a crystal temperature field 1000 more to 500 degrees C or more in the range of the following by 1.0-degree-C/. [or less]

[0022] The silicon single crystal ingot raised on this condition is as follows. Conduction type: p mold (boron dope), the object (160mm) for diameter of crystal:6 inches, resistivity:10 ohm-cm, oxygen density:7.5 - 8.5x10¹⁷atoms/cc (it computes using the oxygen density scale factor by Japan Electronic Industry Development Association), carbon concentration:<1.0x10¹⁶atoms / cc (it computes using the carbon concentration conversion factor by Japan Electronic Industry Development Association).

[0023] Oxide-film pressure-proofing of the wafer cut down from this ingot was measured, and it was shown in Table 1. When the current density which flows through the oxide film of these silicon wafers is 1microA/cm², each percentage (C mode ratio) of occupying in the total of the number of the MOS diode which the average electric field concerning this oxide film show cm in 8.0MV /or more is 40% or more, and the wafer cut down from the silicon single crystal ingot manufactured by the approach of this invention shows that it has good oxide-film pressure-proofing.

[0024] The silicon single crystal was raised on condition that the following using the equipment of example 2 example 1. Raising conditions as crystal training rates been 1.2 mm/min and a crystal cooling rate and rate patterns indicated to be as the continuous line in drawing 5, Namely, not the above but the crystal temperature field cooled slowly exists [the crystal cooling rate of a crystal temperature field 1200 degrees C or more] in a usual state by 1.0-degree-C/. The crystal cooling rate of a 1000 degrees C - 1200 degrees C crystal temperature field is always in the following range by 1.0-degree-C/, and the silicon single crystal was raised on conditions which have the crystal cooling rate of a crystal temperature field 1000 more to 500 degrees C or more in the range of the following by 1.0-degree-C/. [or less]

[0025] The silicon single crystal ingot raised on this condition is as follows. Conduction type: n mold (phosphorus dope), the object (160mm) for diameter of crystal:6 inches, resistivity:2 ohm-cm, oxygen density:8.0 - 9.0x10¹⁷atoms/cc (it computes using the oxygen density scale factor by Japan Electronic Industry Development Association), carbon concentration:<1.0x10¹⁶atoms / cc (it computes using the carbon concentration conversion factor by Japan Electronic Industry Development Association).

[0026] Oxide-film pressure-proofing of the wafer cut down from this ingot was measured, and it was shown in Table 1. When the current density which flows through the oxide film of these silicon wafers is 1microA/cm², each percentage (C mode ratio) of occupying in the total of the number of

the MOS diode which the average electric field concerning this oxide film show cm in 8.0MV /or more is 40% or more, and the wafer cut down from the silicon single crystal ingot manufactured by the approach of this invention shows that it has good oxide-film pressure-proofing.

[0027] The silicon single crystal was raised on condition that the following using the equipment of example 3 example 1. Raising conditions as crystal training rates been 1.3 mm/min and a crystal cooling rate and rate patterns indicated to be with the alternate long and short dash line in drawing 5 , Namely, not the above but the crystal temperature field cooled slowly exists [the crystal cooling rate of a crystal temperature field 1200 degrees C or more] in a usual state by 1.0-degree-C/. The field where a cooling rate becomes the following by 1.0-degree-C/in a 1000 degrees C - 1200 degrees C crystal temperature field exists. The crystal cooling rate of a crystal temperature field 1000 more to 500 degrees C or more raised the silicon single crystal in the usual state on conditions in which not the above but the crystal temperature region cooled slowly exists by 1.0-degree-C/. [or less]

[0028] The silicon single crystal ingot raised on this condition is as follows. Conduction type: p mold (boron dope), the object (160mm) for diameter of crystal:6 inches, resistivity:10 ohm-cm, oxygen density:9.5 - 10.5x10¹⁷atoms/cc (it computes using the oxygen density scale factor by Japan Electronic Industry Development Association), carbon concentration:<1.0x10¹⁶atoms/cc (it computes using the carbon concentration conversion factor by Japan Electronic Industry Development Association).

[0029] Oxide-film pressure-proofing of the wafer cut down from this ingot was measured, and it was shown in Table 1. When the current density which flows through the oxide film of these silicon wafers is 1microA/cm², each percentage (C mode ratio) of occupying in the total of the number of the MOS diode which the average electric field concerning this oxide film show cm in 8.0MV /or more is 40% or more, and the wafer cut down from the silicon single crystal ingot manufactured by the approach of this invention shows that it has good oxide-film pressure-proofing.

[0030] In example 4 this example, the manufacturing installation as shown in drawing 2 was used. That is, in order to intercept the heat from the melt heating heater 4 in the location used as the lower part of the temperature controller 20 installed in order to reduce a cooling rate to the manufacturing installation shown by the example 1 and drawing 1 in a 1200 to 1000 degrees C [which is right above / silicon melt / in a crucible further, and was shown in an example 1 and drawing 1] crystal temperature region and to raise the cooling rate of a crystal temperature field 1200 degrees C or more to it, cylindrical thermal shield equipment 30 was installed. As thermal shield equipment, a graphite plate and a metal plate are effective, and may carry out forced cooling of the graphite plate and metal plate using gas or a liquid.

[0031] Raising conditions as crystal training rates been 1.2 mm/min and a crystal cooling rate and rate patterns indicated to be with the alternate long and short dash line in drawing 6 , Namely, the crystal cooling rate of a crystal temperature field 1200 degrees C or more is always quickly cooled above by 1.0-degree-C/. The crystal cooling rate of a 1000 degrees C - 1200 degrees C crystal temperature field is always in the following range by 1.0-degree-C/, and the silicon single crystal was raised on conditions which have the crystal cooling rate of a crystal temperature field 1000 more to 500 degrees C or more in the range of the following by 1.0-degree-C/. [or less]

[0032] The silicon single crystal ingot raised on this condition is as follows. Conduction type: p mold (boron dope), the object (160mm) for diameter of crystal:6 inches, resistivity:10 ohm-cm, oxygen density:9.5 - 10.0x10¹⁷atoms/cc (it computes using the oxygen density scale factor by Japan Electronic Industry Development Association), carbon concentration:<1.0x10¹⁶atoms/cc (it computes using the carbon concentration conversion factor by Japan Electronic Industry Development Association).

[0033] Oxide-film pressure-proofing of the wafer cut down from this ingot was measured, and it was shown in Table 1. When the current density which flows through the oxide film of these silicon wafers is 1microA/cm², each percentage (C mode ratio) of occupying in the total of the number of the MOS diode which the average electric field concerning this oxide film show cm in 8.0MV /or more is 50% or more, and the wafer cut down from the silicon single crystal ingot manufactured by the approach of this invention shows that it has good oxide-film pressure-proofing.

[0034] The silicon single crystal was raised on condition that the following using the equipment of example 5 example 4. Raising conditions as crystal training rates been 1.2 mm/min and a crystal

cooling rate and rate patterns indicated to be as the continuous line in drawing 6 , Namely, the crystal cooling rate of a crystal temperature field 1200 degrees C or more is always quickly cooled above by 1.0-degree-C/. The field where a cooling rate becomes the following by 1.0-degree-C/in a 1000 degrees C - 1200 degrees C crystal temperature field existed, and the silicon single crystal was raised on conditions which have the crystal cooling rate of a crystal temperature field 1000 more to 500 degrees C or more in the range of the following by 1.0-degree-C/. [or less]

[0035] The silicon single crystal ingot raised on this condition is as follows. Conduction type: p mold (boron dope), the object (160mm) for diameter of crystal:6 inches, resistivity:4 ohm-cm, oxygen density:7.5 - 8.5x10¹⁷atoms/cc (it computes using the oxygen density scale factor by Japan Electronic Industry Development Association), carbon concentration:<1.0x10¹⁶atoms / cc (it computes using the carbon concentration conversion factor by Japan Electronic Industry Development Association).

[0036] Oxide-film pressure-proofing of the wafer cut down from this ingot was measured, and it was shown in Table 1. When the current density which flows through the oxide film of these silicon wafers is 1microA/cm², each percentage (C mode ratio) of occupying in the total of the number of the MOS diode which the average electric field concerning this oxide film show cm in 8.0MV /or more is 50% or more, and the wafer cut down from the silicon single crystal ingot manufactured by the approach of this invention shows that it has good oxide-film pressure-proofing.

[0037] The silicon single crystal was raised on condition that the following using the equipment of example 6 example 4. Raising conditions as crystal training rates been 1.3 mm/min and a crystal cooling rate and rate patterns indicated to be with the broken line in drawing 6 , Namely, the crystal cooling rate of a crystal temperature field 1200 degrees C or more is always quickly cooled above by 1.0-degree-C/. The field where a cooling rate becomes the following by 1.0-degree-C/in a 1000 degrees C - 1200 degrees C crystal temperature field exists. The crystal cooling rate of a crystal temperature field 1000 more to 500 degrees C or more raised the silicon single crystal in the usual state on conditions in which not the above but the crystal temperature region cooled slowly exists by 1.0-degree-C/. [or less]

[0038] The silicon single crystal ingot raised on this condition is as follows. Conduction type: n mold (phosphorus dope), the object (160mm) for diameter of crystal:6 inches, resistivity:10ohm and, and cm, oxygen density:10.0 - 10.5x10¹⁷atoms/cc (it computes using the oxygen density scale factor by Japan Electronic Industry Development Association), carbon concentration:<1.0x10¹⁶atoms/cc (it computes using the carbon concentration conversion factor by Japan Electronic Industry Development Association).

[0039] Oxide-film pressure-proofing of the wafer cut down from this ingot was measured, and it was shown in Table 1. When the current density which flows through the oxide film of these silicon wafers is 1microA/cm², each percentage (C mode ratio) of occupying in the total of the number of the MOS diode which the average electric field concerning this oxide film show cm in 8.0MV /or more is 50% or more, and the wafer cut down from the silicon single crystal ingot manufactured by the approach of this invention shows that it has good oxide-film pressure-proofing.

[0040] In example 7 this example, the manufacturing installation as shown in drawing 3 was used. That is, in order to make forced cooling of the crystal temperature field 1000 degrees C or less of the crystal by which raising growth is carried out carry out above the temperature controller 20 installed in order to reduce a cooling rate to the manufacturing installation shown by the example 1 and drawing 1 in a 1200 to 1000 degrees C [which was further shown in an example 1 and drawing 1] crystal temperature region, the cylindrical cooling system 40 was installed in it. As a cooling system, a graphite plate and a metal plate are effective, and may carry out forced cooling of the graphite plate and metal plate using gas or a liquid. Cooling of the silicon crystal raised is carried out by Ar gas which flows between radiation and a graphite plate, a metal plate, and silicon single crystals, and the cooling effect is heightened.

[0041] The silicon single crystal was raised on condition that the following using this equipment. Raising conditions as crystal training rates been 1.2 mm/min and a crystal cooling rate and rate patterns indicated to be with the broken line in drawing 7 , Namely, not the above but the crystal temperature field cooled slowly exists [the crystal cooling rate of a crystal temperature field 1200 degrees C or more] in a usual state by 1.0-degree-C/. The field where a cooling rate becomes the

following by 1.0-degree-C/in a 1000 degrees C - 1200 degrees C crystal temperature field existed, and the silicon single crystal was raised on conditions which always have the crystal cooling rate of a crystal temperature field 1000 more to 500 degrees C or more in the above range by 1.0-degree-C/. [or less]

[0042] The silicon single crystal ingot raised on this condition is as follows. Conduction type: p mold (boron dope), the object (160mm) for diameter of crystal:6 inches, resistivity:10 ohm-cm, oxygen density:9.5 - 10.0x10¹⁷atoms/cc (it computes using the oxygen density scale factor by Japan Electronic Industry Development Association), carbon concentration:<1.0x10¹⁶atoms/cc (it computes using the carbon concentration conversion factor by Japan Electronic Industry Development Association).

[0043] Oxide-film pressure-proofing of the wafer cut down from this ingot was measured, and it was shown in Table 1. Each percentage (C mode ratio) of occupying in the total of the number of the MOS diode which the average electric field built over this oxide film when the current density which flows through the oxide film of these silicon wafers is 1microA/cm² show 8.0 or more MV/cm is 50% or more. Each percentage of occupying in the total of the number of the MOS diode which average electric field furthermore show cm in 6.0MV /or less is less than 20%, and the wafer cut down from the silicon single crystal ingot manufactured by the approach of this invention shows that it has good oxide-film pressure-proofing.

[0044] The silicon single crystal was raised on condition that the following using the equipment of example 8 example 7. Raising conditions as crystal training rates been 1.2 mm/min and a crystal cooling rate and rate patterns indicated to be as the continuous line in drawing 7 , Namely, not the above but the crystal temperature field cooled slowly exists [the crystal cooling rate of a crystal temperature field 1200 degrees C or more] in a usual state by 1.0-degree-C/. The field where a cooling rate becomes the following by 1.0-degree-C/in a 1000 degrees C - 1200 degrees C crystal temperature field existed, and the silicon single crystal was raised on conditions which always have the crystal cooling rate of a crystal temperature field 1000 more to 500 degrees C or more in the above range by 1.0-degree-C/. [or less]

[0045] The silicon single crystal ingot raised on this condition is as follows. Conduction type: n mold (phosphorus dope), the object (160mm) for diameter of crystal:6 inches, resistivity:10 ohm-cm, oxygen density:7.5 - 8.5x10¹⁷atoms/cc (it computes using the oxygen density scale factor by Japan Electronic Industry Development Association), carbon concentration:<1.0x10¹⁶atoms / cc (it computes using the carbon concentration conversion factor by Japan Electronic Industry Development Association).

[0046] Oxide-film pressure-proofing of the wafer cut down from this ingot was measured, and it was shown in Table 1. Each percentage (C mode ratio) of occupying in the total of the number of the MOS diode which the average electric field built over this oxide film when the current density which flows through the oxide film of these silicon wafers is 1microA/cm² show 8.0 or more MV/cm is 50% or more. Each percentage of occupying in the total of the number of the MOS diode which average electric field furthermore show cm in 6.0MV /or less is less than 20%, and the wafer cut down from the silicon single crystal ingot manufactured by the approach of this invention shows that it has good oxide-film pressure-proofing.

[0047] The silicon single crystal was raised on condition that the following using the equipment of example 9 example 7. Raising conditions as crystal training rates been 1.2 mm/min and a crystal cooling rate and rate patterns indicated to be with the alternate long and short dash line in drawing 7 , Namely, not the above but the crystal temperature field cooled slowly exists [the crystal cooling rate of a crystal temperature field 1200 degrees C or more] in a usual state by 1.0-degree-C/. The field where a cooling rate becomes the following by 1.0-degree-C/in a 1000 degrees C - 1200 degrees C crystal temperature field existed, and the silicon single crystal was raised on conditions which always have the crystal cooling rate of a crystal temperature field 1000 more to 500 degrees C or more in the above range by 1.0-degree-C/. [or less]

[0048] The silicon single crystal ingot raised on this condition is as follows. Conduction type: p mold (boron dope), the object (160mm) for diameter of crystal:6 inches, resistivity:2 ohm-cm, oxygen density:10.0 - 10.5x10¹⁷atoms/cc (it computes using the oxygen density scale factor by Japan Electronic Industry Development Association), carbon concentration:<1.0x10¹⁶atoms/cc (it

computes using the carbon concentration conversion factor by Japan Electronic Industry Development Association).

[0049] Oxide-film pressure-proofing of the wafer cut down from this ingot was measured, and it was shown in Table 1. Each percentage (C mode ratio) of occupying in the total of the number of the MOS diode which the average electric field built over this oxide film when the current density which flows through the oxide film of these silicon wafers is 1microA/cm² show 8.0 or more MV/cm is 50% or more. Each percentage of occupying in the total of the number of the MOS diode which average electric field furthermore show cm in 6.0MV /or less is less than 20%, and the wafer cut down from the silicon single crystal ingot manufactured by the approach of this invention shows that it has good oxide-film pressure-proofing.

[0050] In example 10 this example, the manufacturing installation as shown in drawing 4 was used. That is, in order [of the temperature controller 20 installed in order to reduce a cooling rate to the manufacturing installation shown by the example 1 and drawing 1 in a 1200 to 1000 degrees C / which was shown in an example 1 and drawing 1 / crystal temperature region] to cover the heat from the melt heating heater 4 and to raise the cooling rate of a crystal temperature field 1200 degrees C or more caudad, cylindrical thermal shield equipment 30 was installed. As thermal shield equipment, a graphite plate and a metal plate are effective, and may carry out forced cooling of the graphite plate and metal plate using gas or a liquid. In addition to the above, in order to make forced cooling of the crystal temperature field 1000 degrees C or less of the crystal by which raising growth is carried out carry out above said temperature controller 20, the cylindrical cooling system 40 was installed in it at the equipment used by this example. As a cooling system, a graphite plate and a metal plate are effective, and may carry out forced cooling of the graphite plate and metal plate using gas or a liquid. Cooling of the silicon crystal raised is carried out by Ar gas which flows between radiation and a graphite plate, a metal plate, and silicon single crystals, and the cooling effect is heightened.

[0051] The silicon single crystal was raised on condition that the following using this equipment. Raising conditions as crystal training rates been 1.2 mm/min and a crystal cooling rate and rate patterns indicated to be with the alternate long and short dash line in drawing 8 , Namely, the crystal cooling rate of a crystal temperature field 1200 degrees C or more is always quickly cooled above by 1.0-degree-C/. The field where a cooling rate becomes the following by 1.0-degree-C/in a 1000 degrees C - 1200 degrees C crystal temperature field existed, and the silicon single crystal was raised on conditions which always have the crystal cooling rate of a crystal temperature field 1000 more to 500 degrees C or more in the above range by 1.0-degree-C/. [or less]

[0052] The silicon single crystal ingot raised on this condition is as follows. Conduction type: p mold (boron dope), the object (160mm) for diameter of crystal:6 inches, resistivity:10 ohm-cm, oxygen density:9.5 - 10.5x10¹⁷atoms/cc (it computes using the oxygen density scale factor by Japan Electronic Industry Development Association), carbon concentration:<1.0x10¹⁶atoms/cc (it computes using the carbon concentration conversion factor by Japan Electronic Industry Development Association).

[0053] Oxide-film pressure-proofing of the wafer cut down from this ingot was measured, and it was shown in Table 1. Each percentage (C mode ratio) of occupying in the total of the number of the MOS diode which the average electric field built over this oxide film when the current density which flows through the oxide film of these silicon wafers is 1microA/cm² show 8.0 or more MV/cm is 60% or more. Each percentage of occupying in the total of the number of the MOS diode which average electric field furthermore show cm in 6.0MV /or less is less than 20%, and the wafer cut down from the silicon single crystal ingot manufactured by the approach of this invention shows that it has good oxide-film pressure-proofing.

[0054] The silicon single crystal was raised on condition that the following using the equipment of example 11 example 10. Raising conditions as crystal training rates been 1.3 mm/min and a crystal cooling rate and rate patterns indicated to be as the continuous line in drawing 8 , Namely, the crystal cooling rate of a crystal temperature field 1200 degrees C or more is always quickly cooled above by 1.0-degree-C/. The field where a cooling rate becomes the following by 1.0-degree-C/in a 1000 degrees C - 1200 degrees C crystal temperature field existed, and the silicon single crystal was raised on conditions which always have the crystal cooling rate of a crystal temperature field 1000 more to

500 degrees C or more in the above range by 1.0-degree-C/. [or less]

[0055] The silicon single crystal ingot raised on this condition is as follows. Conduction type: p mold (boron dope), the object (160mm) for diameter of crystal:6 inches, resistivity:4 ohm-cm, oxygen density:9.5 - 10.0x10¹⁷atoms/cc (it computes using the oxygen density scale factor by Japan Electronic Industry Development Association), carbon concentration:<1.0x10¹⁶atoms / cc (it computes using the carbon concentration conversion factor by Japan Electronic Industry Development Association).

[0056] Oxide-film pressure-proofing of the wafer cut down from this ingot was measured, and it was shown in Table 1. Each percentage (C mode ratio) of occupying in the total of the number of the MOS diode which the average electric field built over this oxide film when the current density which flows through the oxide film of these silicon wafers is 1microA/cm² show 8.0 or more MV/cm is 60% or more. Each percentage of occupying in the total of the number of the MOS diode which average electric field furthermore show cm in 6.0MV /or less is less than 20%, and the wafer cut down from the silicon single crystal ingot manufactured by the approach of this invention shows that it has good oxide-film pressure-proofing.

[0057] The silicon single crystal was raised on condition that the following using the equipment of example 12 example 10. Raising conditions as crystal training rates been 1.2 mm/min and a crystal cooling rate and rate patterns indicated to be with the broken line in drawing 8 , Namely, the crystal cooling rate of a crystal temperature field 1200 degrees C or more is always quickly cooled above by 1.0-degree-C/. The field where a cooling rate becomes the following by 1.0-degree-C/in a 1000 degrees C - 1200 degrees C crystal temperature field existed, and the silicon single crystal was raised on conditions which always have the crystal cooling rate of a crystal temperature field 1000 more to 500 degrees C or more in the above range by 1.0-degree-C/. [or less]

[0058] The silicon single crystal ingot raised on this condition is as follows. Conduction type: n mold (phosphorus dope), the object (160mm) for diameter of crystal:6 inches, resistivity:10 ohm-cm, oxygen density:7.5 - 8.5x10¹⁷atoms/cc (it computes using the oxygen density scale factor by Japan Electronic Industry Development Association), carbon concentration:<1.0x10¹⁶atoms / cc (it computes using the carbon concentration conversion factor by Japan Electronic Industry Development Association).

[0059] Oxide-film pressure-proofing of the wafer cut down from this ingot was measured, and it was shown in Table 1. Each percentage (C mode ratio) of occupying in the total of the number of the MOS diode which the average electric field built over this oxide film when the current density which flows through the oxide film of these silicon wafers is 1microA/cm² show 8.0 or more MV/cm is 60% or more. Each percentage of occupying in the total of the number of the MOS diode which average electric field furthermore show cm in 6.0MV /or less is less than 20%, and the wafer cut down from the silicon single crystal ingot manufactured by the approach of this invention shows that it has good oxide-film pressure-proofing.

[0060] In the example of the one example comparison of a comparison, the silicon single crystal raising equipment which removed the temperature control function 20 for a cooling rate to form 1.0-degree-C field where it becomes the following by /in a 1200-1000-degree C crystal temperature field in the crystal raising furnace 1 from the equipment shown in drawing 1 , i.e., the silicon single crystal pull-up equipment of a conventional type, was used.

[0061] This equipment was used and the silicon single crystal was raised on condition that the following. Raising conditions as crystal training rates been 1.2 mm/min and a crystal cooling rate and rate patterns indicated to be with the two-dot chain line in drawing 9 , Namely, not the above but the crystal temperature field cooled slowly exists [the crystal cooling rate of a crystal temperature field 1200 degrees C or more] in a usual state by 1.0-degree-C/. The crystal cooling rate of a 1000 degrees C - 1200 degrees C crystal temperature field is always in the above range by 1.0-degree-C/, and the silicon single crystal was raised on conditions [as / whose crystal cooling rates of a crystal temperature field 1000 more to 500 degrees C or more are not above by 1.0 degrees-C/at a usual state]. [or less]

[0062] The silicon single crystal ingot raised on this condition is as follows. Conduction type: p mold (boron dope), the object (160mm) for diameter of crystal:6 inches, resistivity:10 ohm-cm, oxygen density:9.5 - 10.5x10¹⁷atoms/cc (it computes using the oxygen density scale factor by Japan

Electronic Industry Development Association), carbon concentration: $<1.0 \times 10^{16}$ atoms/cc (it computes using the carbon concentration conversion factor by Japan Electronic Industry Development Association).

[0063] Oxide-film pressure-proofing of the wafer cut down from this ingot was measured, and it was shown in Table 2. When the current density which flows through the oxide film of these silicon wafers is $1 \mu\text{A}/\text{cm}^2$, each percentage (C mode ratio) of occupying in the total of the number of the MOS diode which the average electric field concerning this oxide film show 8.0 or more MV/cm is less than 40%, and shows that oxide-film pressure-proofing is not good.

[0064] The equipment used in the example 1 of example of comparison 2 comparison was used, and the silicon single crystal was manufactured on condition that the following. Raising conditions as crystal training rates been 1.2 mm/min and a crystal cooling rate and rate patterns indicated to be as the continuous line in drawing 9, Namely, not the above but the crystal temperature field cooled slowly exists [the crystal cooling rate of a crystal temperature field 1200 degrees C or more] in a usual state by 1.0-degree-C/. The crystal cooling rate of a 1000 degrees C - 1200 degrees C crystal temperature field is always in the above range by 1.0-degree-C/, and the silicon single crystal was raised on conditions [as / whose crystal cooling rates of a crystal temperature field 1000 more to 500 degrees C or more are always the above range by 1.0-degree-C/]. [or less]

[0065] The silicon single crystal ingot raised on this condition is as follows. Conduction type: p mold (boron dope), the object (160mm) for diameter of crystal:6 inches, resistivity:10 ohm-cm, oxygen density: $9.5 - 10.5 \times 10^{17}$ atoms/cc (it computes using the oxygen density scale factor by Japan Electronic Industry Development Association), carbon concentration: $<1.0 \times 10^{16}$ atoms/cc (it computes using the carbon concentration conversion factor by Japan Electronic Industry Development Association).

[0066] Oxide-film pressure-proofing of the wafer cut down from this ingot was measured, and it was shown in Table 2. When the current density which flows through the oxide film of these silicon wafers is $1 \mu\text{A}/\text{cm}^2$, each percentage (C mode ratio) of occupying in the total of the number of the MOS diode which the average electric field concerning this oxide film show 8.0 or more MV/cm is less than 40%, and shows that oxide-film pressure-proofing is not good.

[0067] The equipment used in the example 1 of example of comparison 3 comparison was used, and the silicon single crystal was manufactured on condition that the following. Raising conditions as crystal training rates been 1.2 mm/min and a crystal cooling rate and rate patterns indicated to be with the alternate long and short dash line in drawing 9, Namely, the crystal cooling rate of a crystal temperature field 1200 degrees C or more is always quickly cooled in the above range by 1.0-degree-C/. The crystal cooling rate of a 1000 degrees C - 1200 degrees C crystal temperature field is also in the above range by 1.0-degree-C/, and always raised the silicon single crystal on conditions [as / whose crystal cooling rates of a crystal temperature field 1000 more to 500 degrees C or more are not above by 1.0 degrees-C/at a usual state]. [or less]

[0068] The silicon single crystal ingot raised on this condition is as follows. Conduction type: p mold (boron dope), the object (160mm) for diameter of crystal:6 inches, resistivity:10 ohm-cm, oxygen density: $9.5 - 10.5 \times 10^{17}$ atoms/cc (it computes using the oxygen density scale factor by Japan Electronic Industry Development Association), carbon concentration: $<1.0 \times 10^{16}$ atoms/cc (it computes using the carbon concentration conversion factor by Japan Electronic Industry Development Association).

[0069] Oxide-film pressure-proofing of the wafer cut down from this ingot was measured, and it was shown in Table 2. When the current density which flows through the oxide film of these silicon wafers is $1 \mu\text{A}/\text{cm}^2$, each percentage (C mode ratio) of occupying in the total of the number of the MOS diode which the average electric field concerning this oxide film show 8.0 or more MV/cm is less than 40%, and shows that oxide-film pressure-proofing is not good.

[0070] The equipment used in the example 1 of example of comparison 4 comparison was used, and the silicon single crystal was manufactured on condition that the following. Raising conditions as crystal training rates been 1.2 mm/min and a crystal cooling rate and rate patterns indicated to be with the broken line in drawing 9, Namely, the crystal cooling rate of a crystal temperature field 1200 degrees C or more is always quickly cooled above by 1.0-degree-C/. The crystal cooling rate of a 1000 degrees C - 1200 degrees C crystal temperature field is also in the above range by 1.0-degree-

C/, and the crystal cooling rate of a crystal temperature field 1000 more to 500 degrees C or more also always raised the silicon single crystal for it on conditions it is [conditions] always the above range by 1.0-degree-C/. [or less]

[0071] The silicon single crystal ingot raised on this condition is as follows. Conduction type: p mold (boron dope), the object (160mm) for diameter of crystal:6 inches, resistivity:10 ohm-cm, oxygen density:9.5 - 10.5x10¹⁷atoms/cc (it computes using the oxygen density scale factor by Japan Electronic Industry Development Association), carbon concentration:<1.0x10¹⁶atoms/cc (it computes using the carbon concentration conversion factor by Japan Electronic Industry Development Association).

[0072] Oxide-film pressure-proofing of the wafer cut down from this ingot was measured, and it was shown in Table 2. When the current density which flows through the oxide film of these silicon wafers is 1microA/cm², each percentage (C mode ratio) of occupying in the total of the number of the MOS diode which the average electric field concerning this oxide film show 8.0 or more MV/cm is less than 40%, and shows that oxide-film pressure-proofing is not good.

[0073]

[Table 1]

	8.0MV/cm以上の の比率(%)	6.0MV/cm以下の の比率(%)
実施例1	48	30
	48	32
	47	35
実施例2	48	28
	43	33
	42	30
実施例3	45	25
	43	24
	41	23
実施例4	58	26
	55	25
	53	28
実施例5	52	28
	51	23
	50	30
実施例6	54	22
	53	22
	53	25
実施例7	58	15
	56	16
	52	18
実施例8	53	11
	51	12
	50	13
実施例9	59	8
	58	10
	55	11
実施例10	63	12
	62	10
	65	10
実施例11	61	10
	61	7
	60	5
実施例12	75	0
	70	0
	65	2

[0074]

[Table 2]

	8.0MV/cm以上の の比率(%)	6.0MV/cm以下の の比率(%)
比較例1	25	35
	20	42
	18	50
比較例2	13	60
	10	64
	10	75
比較例3	12	60
	10	63
	8	55
比較例4	5	65
	2	60
	1	57

[0075] the conclusion of an example and the example of a comparison -- in order to clarify the contents of each claim in a claim, the above-mentioned example and the example of a comparison are summarized in the following tables.

[0076]

[Table 3]

		実施例				比較例			
		1~3	4~6	7~9	10~12	1	2	3	4
制御温度範囲	~1200°C	\overline{A}	A	\overline{A}	A	\overline{A}	\overline{A}	A	A
	1200°C ~1000°C	B	B	B	B	\overline{B}	\overline{B}	\overline{B}	\overline{B}
	1000°C~	\overline{C}	\overline{C}	C	C	\overline{C}	C	\overline{C}	C
耐圧範囲	Ebd>8.0MV/cm の比率	40% 以上	50% 以上	50% 以上	60% 以上	40% 未満	40% 未満	40% 未満	40% 未満
	Ebd<6.0MV/cm の比率			20% 未満	20% 未満	20% 以上	20% 以上	20% 以上	20% 以上

記号の説明

A: 結晶温度が1200°C以上の領域で常に冷却速度が1.0°C/分以上である。

B: 結晶温度が1200°C~1000°Cの領域で冷却速度が1.0°C/分以下の範囲がある。

C: 結晶温度が1000°C~500°Cの領域で常に冷却速度が1.0°C/分以上である。

\overline{A} : Aの否定。すなわち、結晶温度が1200°C以上の領域で冷却速度が1.0°C/分未満の範囲がある。

\overline{B} : Bの否定。すなわち、結晶温度が1200°C~1000°Cの領域で冷却速度が常に1.0°C/分超である。

\overline{C} : Cの否定。すなわち、結晶温度が1000°C~500°Cの領域で冷却速度が1.0°C/分未満の範囲がある。

Ebd: 酸化膜絶縁破壊電界

[0077]

[Effect of the Invention] Since the silicon single crystal of this invention or the silicon single crystal by the manufacture approach of this invention has good oxide film pressure-proofing, its dependability of gate oxide is high and it fits the wafer for MOS devices. The silicon single crystal

and the manufacture approach of this invention can offer what is properly used as follows from a required proof-pressure property and the manufacturing cost of a silicon single crystal according to the capacity property of an MOS device. As for this invention approach (1), a proof-pressure property improvement effect is acquired with a manufacturing cost with it. [there is few installation of a temperature control function and cheap] By this invention approach (2), since the effectiveness which raises the cooling rate of the crystal temperature field by the side of the elevated temperature of 1200 degrees C or more is added, a raising rate is made to increase, productivity is raised and a proof-pressure property improvement effect is acquired. By this invention approach (3), there is effectiveness which controls not only an improvement of a proof-pressure property but growth of a crystal defect (dislocation loop including oxygen sludge or stacking fault) generating nucleus by making the cooling rate of a crystal temperature field 1000 degrees C or less increase, and raising crystal cooling power. Therefore, although the effectiveness which controls a crystal defect most is high and this invention approach (4) which combined these can improve a proof-pressure property, it is necessary to install many temperature control functions, and a manufacturing cost becomes high.

[Translation done.]

* NOTICES *

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] **, drawing showing typically the configuration of the CZ process silicon single crystal manufacturing installation which has crystal annealing equipment used in the first example group of this invention,

[Drawing 2] **, drawing showing typically the configuration of the CZ process silicon single crystal manufacturing installation used in the second example group of this invention which added the crystal cooling system to the equipment of drawing 1 ,

[Drawing 3] Drawing showing typically the configuration of the CZ process silicon single crystal manufacturing installation used in ** and the third example group of this invention which added another crystal cooling system to the equipment of drawing 1 ,

[Drawing 4] Drawing showing typically the configuration of the CZ process silicon single crystal manufacturing installation used in ** and the fourth example group of this invention which added another crystal cooling system to the equipment of drawing 2 ,

[Drawing 5] The graph which shows the relation between the crystal temperature under silicon single crystal raising of ** and the first example group of this invention, and a crystal cooling rate,

[Drawing 6] The graph which shows the relation between the crystal temperature under silicon single crystal raising of ** and the second example group of this invention, and a crystal cooling rate,

[Drawing 7] The graph which shows the relation between the crystal temperature under silicon single crystal raising of ** and the third example group of this invention, and a crystal cooling rate,

[Drawing 8] The graph which shows the relation between the crystal temperature under silicon single crystal raising of ** and the fourth example group of this invention, and a crystal cooling rate,

[Drawing 9] The graph which shows the relation between the crystal temperature under silicon single crystal raising of ** and the example group of a comparison, and a crystal cooling rate.

[Description of Notations]

1 -- A CZ process silicon single crystal raising furnace, 2 -- A wire loop wheel machine, 3 -- Heat insulator, 4 -- A heating heater, 5 -- Rotation fixture, 6 -- A crucible, 6a -- Quartz crucible, 6b -- A graphite crucible, 7 -- Wire, 8 -- Seed crystal, 9 -- Chuck, 10 [20 / -- Temperature controller (crystal cooling system). / -- A temperature controller (crystal annealing equipment), 30 -- A temperature controller (crystal cooling system), 40] -- A gas inlet, 11 -- Gas exhaust

[Translation done.]

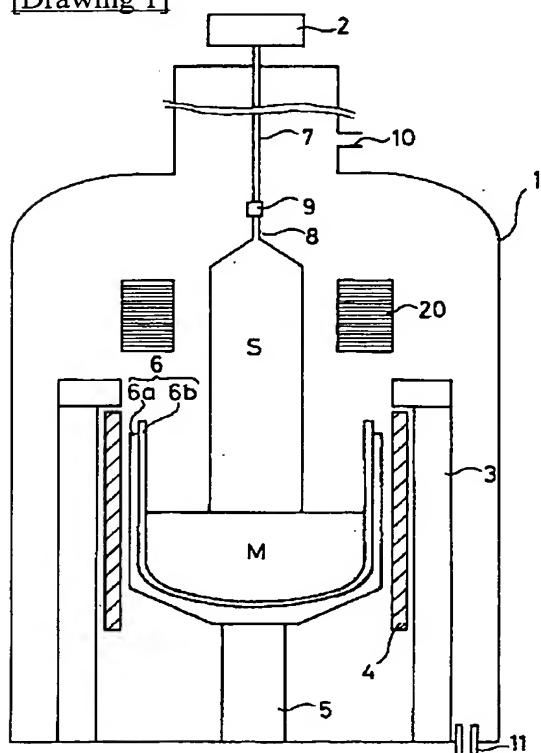
* NOTICES *

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

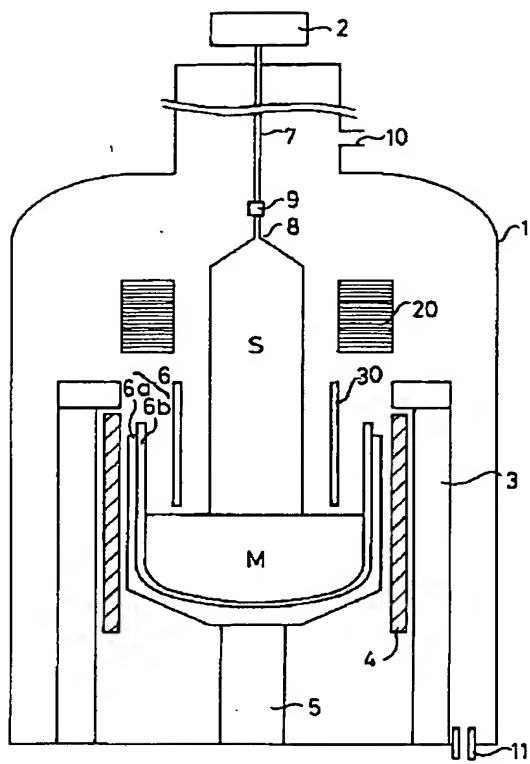
1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DRAWINGS

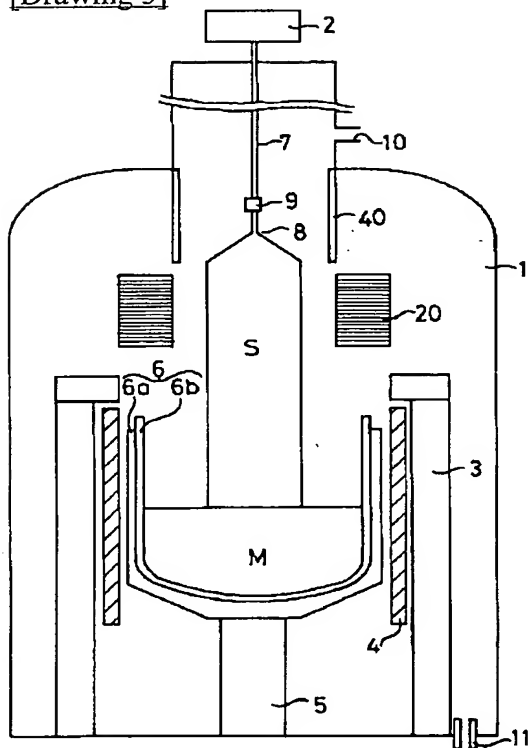
[Drawing 1]



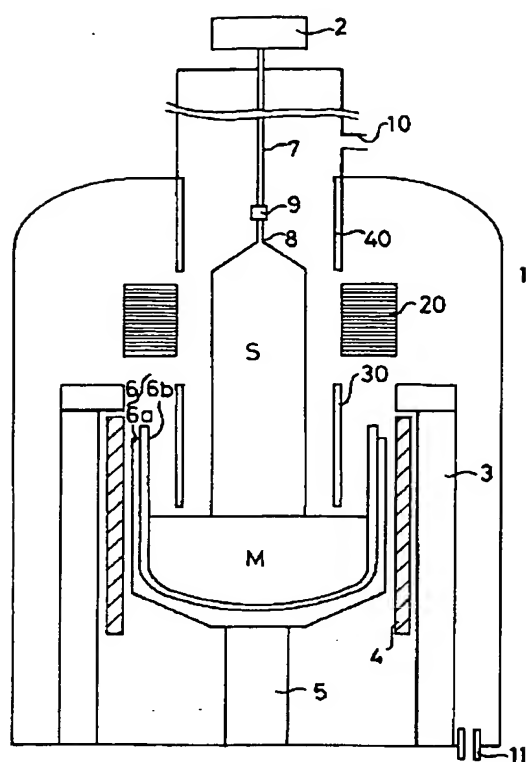
[Drawing 2]



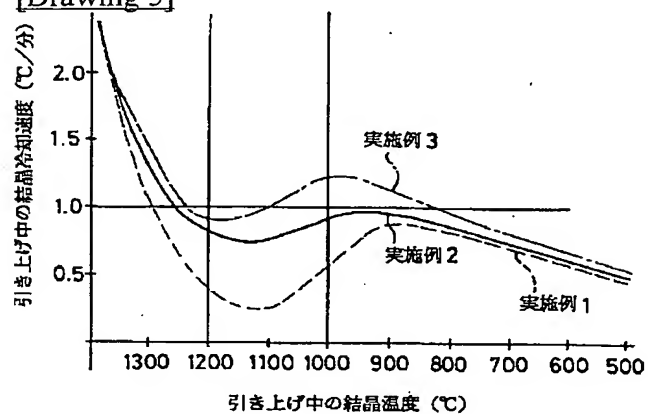
[Drawing 3]



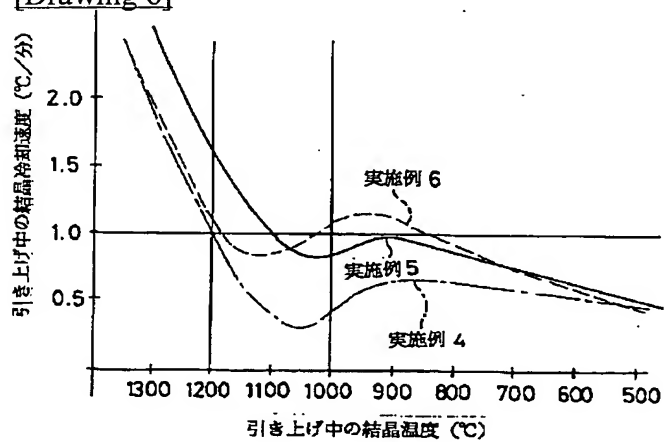
[Drawing 4]



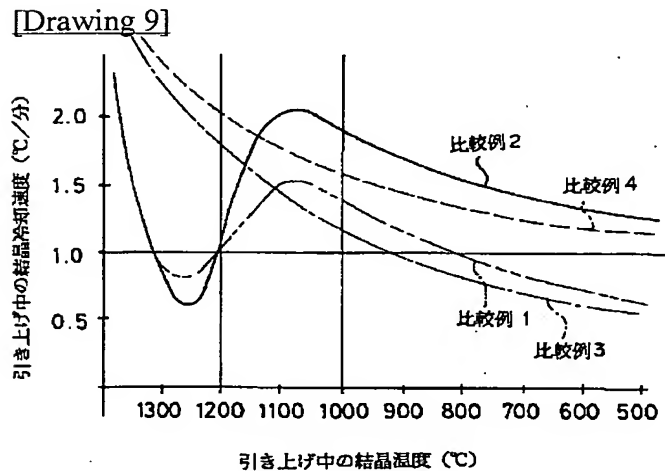
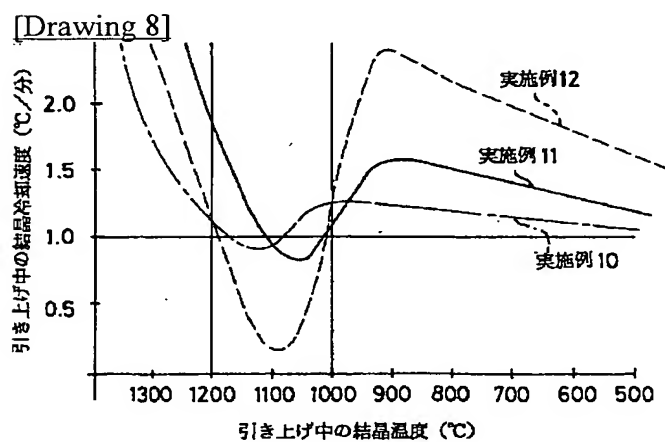
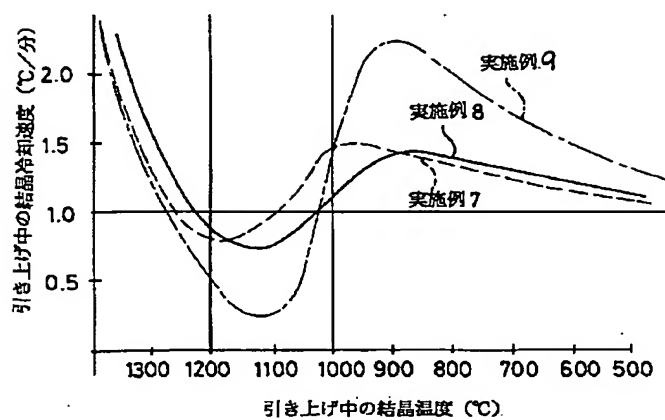
[Drawing 5]



[Drawing 6]



[Drawing 7]



[Translation done.]

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-223893

(43)Date of publication of application : 22.08.1995

(51)Int.Cl.

C30B 15/00
C30B 15/20
C30B 29/06
C30B 29/06
// H01L 21/208

(21)Application number : 06-017674

(71)Applicant : NIPPON STEEL CORP
NITTETSU DENSHI KK

(22)Date of filing : 14.02.1994

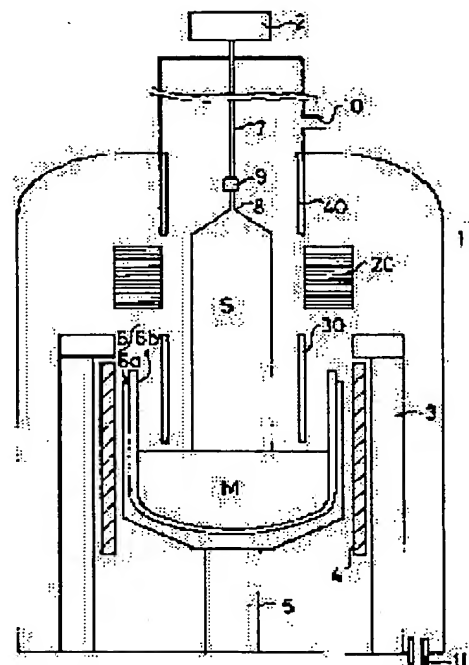
(72)Inventor : HASEBE MASAMI
KANDA ISAO
TAKAO SHIGEYOSHI
IWASAKI TOSHIO
TSUMORI YASUO
NAKASHIZU TSUNEO
OKUBO MASAMICHI

(54) SEMICONDUCTOR SINGLE CRYSTAL AND PRODUCTION THEREOF

(57)Abstract:

PURPOSE: To improve the crystal growth rate and withstand voltage characteristics of an oxide film by providing special cooling conditions in a process for producing a silicon single crystal in a Czochralski process (hereinafter referred to as the CZ process).

CONSTITUTION: This method for producing a semiconductor single crystal is to form a region so as to provide $\leq 1.0^{\circ}$ C/min cooling rate in a crystal temperature zone at $1200-1000^{\circ}$ C, enhance the cooling ability to $\geq 1.0^{\circ}$ C/min in the crystal temperature zone at $\geq 1200^{\circ}$ C, add the usual cooling at $\geq 1.0^{\circ}$ C/min cooling rate into the crystal temperature zone at $1000-500^{\circ}$ C and pull up and grow the single crystal in a crystal pulling up furnace 1 housing a crucible 6 composed of a quartz crucible (6a) containing a silicon melt (M) and a graphite crucible (6b) protecting the quartz crucible (6a) and a grown silicon single crystal ingot (S). The resultant silicon single crystal is excellent in withstand voltage characteristics of an insulating oxide film measured by mounting metallic oxide semiconductor (MOS) diodes, respectively provided with a two-layer gate electrode, having 20mm^2 area and composed of an upper layer aluminum and a lower layer of a doped polycrystalline silicon on the whole surface of a silicon wafer cut out of the produced silicon single crystal and applying a DC voltage thereto according to a voltage ramping method.



LEGAL STATUS

[Date of request for examination] 01.06.1998

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3242780

[Date of registration] 19.10.2001

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-223893

(43) 公開日 平成7年(1995)8月22日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
C 3 0 B 15/00		Z		
15/20				
29/06		A 8216-4G		
	5 0 2	Z 8216-4G		
// H 0 1 L 21/208		P		

審査請求 未請求 請求項の数 9 O L (全 15 頁)

(21) 出願番号 特願平6-17674

(22) 出願日 平成6年(1994)2月14日

(71) 出願人 000006655

新日本製鐵株式会社

東京都千代田区大手町2丁目6番3号

(71) 出願人 000111096

ニッテツ電子株式会社

東京都中央区八丁堀三丁目11番12号

(72) 発明者 長谷部 政美

山口県光市大字島田3434番地 新日本製鐵株式会社光製鐵所内

(72) 発明者 神田 勲

山口県光市大字島田3434番地 新日本製鐵株式会社光製鐵所内

(74) 代理人 弁理士 八田 幹雄

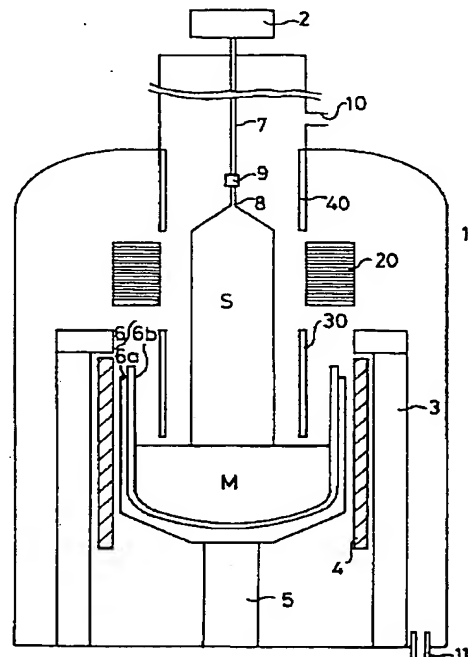
最終頁に続く

(54) 【発明の名称】 半導体単結晶およびその製造方法

(57) 【要約】

【目的】 本発明は、チョクラルスキー法（以下、CZ法）により製造された絶縁酸化膜の耐電圧特性（以下、酸化膜耐圧）の優れたシリコン単結晶およびその製造方法を得ることを目的とする。

【構成】 CZ法によりシリコン単結晶を製造する過程において、結晶製造炉内で①1000℃～1200℃の結晶温度域において結晶冷却速度が1.0℃/分以下となる領域を形成させる（方法1）。さらに前記①に加えて、②1200℃以上の結晶温度域の結晶冷却速度を常に1.0℃/分以上にする（方法2）。また、前記①に加えて、③1000℃以下から500℃以上の結晶温度領域の結晶冷却速度を常に1.0℃/分以上にする（方法3）。さらに前記①に加えて、前記②および③とする（方法4）。



【特許請求の範囲】

【請求項1】 チョクラスキー法によりシリコン単結晶を製造する過程において、 $1200^{\circ}\text{C}\sim 1000^{\circ}\text{C}$ の結晶温度域内に冷却速度が $1.0^{\circ}\text{C}/\text{分}$ 以下となる領域ができるような条件で、結晶引き上げ成長することとを特徴とするシリコン単結晶の製造方法。

【請求項2】 1200°C 以上の結晶温度域で結晶冷却速度が常に $1.0^{\circ}\text{C}/\text{分}$ 以上となるように冷却能力を高めることを付加し、引き上げ成長することとを特徴とする請求項1に記載のシリコン単結晶の製造方法。

【請求項3】 1000°C 以下から 500°C 以上の結晶温度域で冷却速度が常に $1.0^{\circ}\text{C}/\text{分}$ 以上で冷却することを付加し、引き上げ成長することとを特徴とする請求項1に記載のシリコン単結晶の製造方法。

【請求項4】 1200°C 以上の結晶温度域で結晶冷却速度が常に $1.0^{\circ}\text{C}/\text{分}$ 以上となるように冷却能力を高めることに加えて、さらに 1000°C 以下から 500°C 以上の結晶温度域が常に冷却速度 $1.0^{\circ}\text{C}/\text{分}$ 以上で冷却し、引き上げ成長することとを特徴とする請求項1に記載のシリコン単結晶の製造方法。

【請求項5】 請求項1～4のいずれかに記載の方法で製造されたシリコン単結晶であって、上層がアルミニウム、下層がドーブされた多結晶シリコンからなる面積 20mm^2 の2層ゲート電極を有し、絶縁酸化膜厚が 25.0nm であるMOSダイオードを当該シリコン単結晶から切り出したシリコンウェーハ上全面に実装し、基板シリコンから多数キャリアが注入される極性の直流電圧を各MOSダイオードに印加して電圧ランピング法により前記ウェーハの絶縁酸化膜の耐電圧特性を評価した場合において、酸化膜を通して流れる電流密度が $1\mu\text{A}/\text{cm}^2$ の時の該酸化膜にかかる平均電界が $8.0\text{MV}/\text{cm}$ 以上を示すMOSダイオードの個数の総数に対する割合が1ウェーハにつき 40% 以上であることを特徴とする絶縁酸化膜の耐電圧特性の優れたシリコン単結晶。

【請求項6】 請求項1～4のいずれかに記載の方法で製造されたシリコン単結晶であって、上層がアルミニウム、下層がドーブされた多結晶シリコンからなる面積 20mm^2 の2層ゲート電極を有し、絶縁酸化膜厚が 25.0nm であるMOSダイオードを当該シリコン単結晶から切り出したシリコンウェーハ上全面に実装し、基板シリコンから多数キャリアが注入される極性の直流電圧を各MOSダイオードに印加して電圧ランピング法により前記ウェーハの絶縁酸化膜の耐電圧特性を評価した場合において、酸化膜を通して流れる電流密度が $1\mu\text{A}/\text{cm}^2$ の時の該酸化膜にかかる平均電界が $8.0\text{MV}/\text{cm}$ 以上を示すMOSダイオードの個数の総数に対する割合が1ウェーハにつき 50% 以上であることを特徴とする絶縁酸化膜の耐電圧特性の優れたシリコン単結晶。

【請求項7】 請求項1～4のいずれかに記載の方法で製造されたシリコン単結晶であって、上層がアルミニウム、下層がドーブされた多結晶シリコンからなる面積 20mm^2 の2層ゲート電極を有し、絶縁酸化膜厚が 25.0nm であるMOSダイオードを当該シリコン単結晶から切り出したシリコンウェーハ上全面に実装し、基板シリコンから多数キャリアが注入される極性の直流電圧を各MOSダイオードに印加して電圧ランピング法により前記ウェーハの絶縁酸化膜の耐電圧特性を評価した場合において、酸化膜を通して流れる電流密度が $1\mu\text{A}/\text{cm}^2$ の時の該酸化膜にかかる平均電界が $8.0\text{MV}/\text{cm}$ 以上を示すMOSダイオードの個数の総数に対する割合が1ウェーハにつき 50% 以上あり、さらに $6.0\text{MV}/\text{cm}$ 以下のMOSダイオードの割合が 20% 未満であることと特徴とする絶縁酸化膜の耐電圧特性の優れたシリコン単結晶。

【請求項8】 請求項1～4のいずれかに記載の方法で製造されたシリコン単結晶であって、上層がアルミニウム、下層がドーブされた多結晶シリコンからなる面積 20mm^2 の2層ゲート電極を有し、絶縁酸化膜厚が 25.0nm であるMOSダイオードを当該シリコン単結晶から切り出したシリコンウェーハ上全面に実装し、基板シリコンから多数キャリアが注入される極性の直流電圧を各MOSダイオードに印加して電圧ランピング法により前記ウェーハの絶縁酸化膜の耐電圧特性を評価した場合において、酸化膜を通して流れる電流密度が $1\mu\text{A}/\text{cm}^2$ の時の該酸化膜にかかる平均電界が $8.0\text{MV}/\text{cm}$ 以上を示すMOSダイオードの個数の総数に対する割合が1ウェーハにつき 60% 以上あり、さらに $6.0\text{MV}/\text{cm}$ 以下のMOSダイオードの割合が 20% 未満であることと特徴とする絶縁酸化膜の耐電圧特性の優れたシリコン単結晶。

【請求項9】 請求項1～4のいずれかに記載の方法で製造されたシリコン単結晶。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明はチョクラスキー法（以下、CZ法）により製造された絶縁酸化膜の耐電圧特性（以下、酸化膜耐圧）の優れたシリコン単結晶およびその製造方法に関する。

【0002】

【従来の技術】 CZシリコン単結晶は結晶強度が高いなどのすぐれた特徴を有しているため、従来よりLSI用の材料として広く用いられている。ところが、シリコン単結晶の酸化膜耐圧は、製造方法の根本的な違いにより大きく異なることが知られており、CZシリコン単結晶の酸化膜耐圧はフローティングゾーン法により製造されたシリコン単結晶やCZシリコンウェーハ上にシリコン薄膜をエピタキシャル成長させたウェーハのそれに比べて著しく低い。しかし、近年のMOSデバイス集積度の

増大にともない、ゲート酸化膜の信頼性向上が強く望まれるところとなり、酸化膜耐圧はその信頼性を決定する重要な材料特性の1つであるため、酸化膜耐圧特性の優れたCZシリコン単結晶の製造技術開発が重要視されていた。

【0003】酸化膜耐圧の優れたCZシリコン単結晶の製造方法としては、特開平2-2671695号公報にCZ法により直径100mm以上のシリコン単結晶を製造する方法において、結晶成長速度を0.8mm/分以下とすることを特徴とする方法が開示されている。しかし、この方法では生産性が悪い実用ではなかった。

【0004】また、特許第1742752号では、引き上げされつつあるシリコン単結晶を1100℃から900℃への温度降下を3時間以上かけてゆっくり行う温度施し、半導体デバイス工程での酸素析出物核を減少させ欠陥発生を抑制する方法が示されているが、後述するように、本発明者らは徐冷を施すべき温度は1200℃から1000℃であり、1000℃から900℃の温度領域を徐冷すると耐圧特性が劣化することを見出した。したがって、本発明者らは、1200℃から1000℃の結晶温度領域をゆっくりと冷却した後1000℃以下の結晶温度領域の結晶冷却能力を高めることにより耐圧特性の向上が可能になることを初めて見出した。

【0005】また特開平5-70283号公報では、シリコン単結晶を製造する際に、成長するシリコン単結晶の結晶温度が1150℃以上になる温度領域がシリコン融液上方に280mm以上となるような引き上げ条件が提案されている。また同出願人から、特開平5-9096号公報において、積層欠陥の発生を抑制するとともに耐圧特性を向上させることを目的として、単結晶引き上げ速度を0.8mm/分から1.1mm/分に限定しさらに単結晶冷却速度を遅くする温度制御機構を設ける方法が提案されている。本発明者らは、結晶の温度が1150℃以上である領域はシリコン融液上方からの距離範囲は280mm以下でも耐圧特性向上が可能である方法を見出した。また本発明では、引き上げ速度を限定することなく、すなわち引き上げ速度が1.1mm/分以上でも耐圧特性向上が可能である。

【0006】したがって、結晶製造速度が1.0mm/分以上で、酸化膜耐圧特性が優れたCZシリコン結晶を製造する方法が必要とされていたが、従来そのようなシリコン単結晶製造方法は存在しなかった。

【0007】絶縁酸化膜の耐電圧特性は、上層がアルミニウム、下層がドーブされた多結晶シリコンからなる2層ゲート電極を有し、その電極面積20mm²で、絶縁酸化膜厚が25.0nmであるMOSダイオードを当該シリコン単結晶から切り出したシリコンウェーハ上全面に実装し、基板シリコンから多数キャリアが注入される極性の直流電圧を各MOSダイオードに印加して電圧ラ

ンピング法により評価される。酸化膜を通して流れる電流密度が1μA/cm²の時の該酸化膜にかかる平均電界が8.0MV/cm以上の領域は、真正破壊領域あるいはCモード領域と呼ばれ、結晶中に耐圧特性を劣化させる結晶欠陥が存在しないことを示す領域である。また、該酸化膜に印加される平均電界が1.0MV/cmから8.0MV/cmで酸化膜を通して流れる電流密度が1μA/cm²に達するとき、その電界領域はBモード領域と呼ばれ、シリコン結晶中に耐圧特性を劣化させる結晶欠陥が存在することを示す領域である。従来のCZシリコン結晶は、Cモード領域で絶縁破壊するMOSダイオードの個数の総数に対する割合が、1ウェーハにつき10~30%程度であり、Bモード領域で絶縁破壊するMOSダイオードの個数の総数に対する割合も多い。したがって、Cモード領域で絶縁破壊するMOSダイオードの個数の総数に対する割合が40%以上であり、Bモード領域で破壊するMOSダイオードの個数の割合が小さい、あるいは、最小破壊電界値が高い（例えば、6.0MV/cm以下で破壊するダイオードが20%未満である）ようなCZシリコン単結晶が酸化膜耐圧特性の優れたCZシリコン単結晶である。

【0008】

【発明が解決しようとする課題】本発明は、結晶製造速度が1.0mm/分以上で酸化膜耐圧特性の優れたCZシリコン結晶を製造する方法および酸化膜耐圧特性の優れたCZシリコン結晶を提供することを目的とする。

【0009】

【課題を解決するための手段】上記目的を達成するために本発明においては、(1)CZ法によりシリコン単結晶を製造する過程において、温度制御機能を設置することにより結晶製造炉内で1200℃~1000℃の結晶温度域内に冷却速度が1.0℃/分以下となる領域ができるような条件で結晶引き上げを行なう。さらに耐圧特性を向上させるために(2)前述のシリコン単結晶製造法(1)において、融液直上に別の温度制御機能を設置することにより、結晶製造炉内で1200℃以上の結晶温度域で常に結晶冷却速度が1.0℃/分以上で結晶を冷却し結晶引き上げ成長を行う。あるいは、(3)前述のシリコン単結晶製造法(1)において、別の温度制御機能を設け1000℃以下から500℃以上の結晶温度域が常に冷却速度1.0℃/分以上で冷却し結晶引き上げ成長を行う。もっと大幅に耐圧特性を向上させるために(4)前述のシリコン単結晶製造法(1)~(3)を組み合わせた方法、すなわち、引き上げ成長途中の結晶において、まず融液直上に温度制御機能を設置することにより結晶製造炉内で1200℃以上の結晶温度領域が常に結晶冷却速度1.0℃/分以上で冷却し、別の温度制御機能を設置することにより結晶製造炉内で1200℃~1000℃の結晶温度域内に冷却速度が1.0℃/分以下となる領域ができるような徐冷を行い、さらに別の

温度制御機能を設け1000℃以下から500℃以上の結晶温度域が常に冷却速度1.0℃/分以上で冷却し結晶引き上げ成長を行う。

【0010】本発明方法(1)～(4)によって、上層がアルミニウム、下層がドーブされた多結晶シリコンからなる面積20mm²の2層ゲート電極を有し、絶縁酸化膜(ゲート酸化膜)厚が25.0nmであるMOSダイオードを当該シリコン単結晶から切り出したシリコンウェーハ上全面に実装し、基板シリコンから多数キャリアが注入される極性の直流電圧を各MOSダイオードに印加して電圧ランピング法により前記ウェーハの絶縁酸化膜の耐電圧特性を評価した場合において、酸化膜を通して流れる電流密度が1μA/cm²の時の当該酸化膜に印加される平均電界が8.0MV/cm以上(Cモード)を示すMOSダイオードの個数の総数に対する割合が、1ウェーハにつき40%以上であるような良好な酸化膜耐圧を有するCZシリコン単結晶、またCモード割合が1ウェーハにつき50%以上であるような良好な酸化膜耐圧を有するCZシリコン単結晶、また、Cモード割合が1ウェーハにつき50%以上でありかつ6.0MV/cm以下の電界で破壊するMOSダイオードの割合が20%未満であるような良好な酸化膜耐圧を有するCZシリコン単結晶、さらにCモード割合が1ウェーハにつき60%以上でありかつ6.0MV/cm以下の電界で破壊するMOSダイオードの割合が20%未満であるような良好な酸化膜耐圧を有するCZシリコン単結晶が製造できる。

【0011】

【作用】本発明者らは、各種酸化膜耐圧特性を有する結晶の育成中の冷却条件を詳細に調査した結果、冷却条件と絶縁破壊原因となる微小欠陥の形成との間に次のような関係があることを発見した。即ち、CZ法によるシリコン単結晶の育成過程において、凝固温度から1200℃までの高温域では耐圧特性を劣化させたり積層欠陥を発生させる原因となる微小欠陥発生核が導入される。この欠陥核導入は凝固温度から1200℃までの高温域での結晶冷却速度が大きいほど少ない。1200℃～1000℃の温度域では、結晶冷却速度を小さくし徐冷することにより逆にこの微小欠陥発生核が分解し密度が減少する。1000℃以下の温度域では、発生核が微小欠陥として成長し耐圧特性を劣化させる。ただし、微小欠陥の成長に関しては、シリコン結晶中に含まれる不純物元素である酸素や原子空孔やシリコン格子間原子などの点欠陥の拡散が主原因となって微小欠陥成長を促進するが、500℃以下の結晶温度範囲においては、それら点欠陥の拡散係数が小さくなり微小欠陥成長が進行しにくい。したがって、耐圧劣化原因となる微小欠陥の成長を抑制するには、1000℃以下の全結晶温度範囲において引き上げ成長される結晶の結晶冷却速度を高めその温度領域を速く通過させることが好ましいが、実行的には

1000℃以下から500℃以上の結晶温度域の冷却速度を高めることにより微小欠陥の成長を効果的に抑制できる。

【0012】本発明(1)では、結晶引き上げ炉内に温度制御機能を設置し1200℃～1000℃の温度域内において、結晶冷却速度が1.0℃/分以下となる領域ができる条件でゆっくりと冷却することで微小欠陥核の分解を促進し、微小欠陥の発生を抑制し結晶耐圧特性を向上させる。

【0013】本発明(2)では、(1)の作用に加えて、さらにシリコン融液直上に別の温度制御機能を設置し、凝固温度から1200℃の温度範囲において結晶冷却速度を1.0℃/分以上にすることにより結晶冷却速度を高め微小欠陥核の導入を少なくし、微小欠陥核の発生を抑制しさらに耐圧特性を向上させる。

【0014】本発明(3)では、(1)の作用に加えて、さらに別の温度制御機能を設置し1000℃以下から500℃以上の結晶温度領域の冷却能力を高めることで微小欠陥の成長を抑制し結晶耐圧特性を向上させる。

【0015】本発明(4)では、凝固温度から1200℃、1200℃から1000℃、1000℃以下から500℃以上の各温度領域の温度制御効果をすべて付加して微小欠陥発生を抑制し結晶耐圧特性を向上させる。すなわち、凝固温度から1200℃までの高温域では冷却能力を高め微小欠陥発生核の導入を抑制し、1200℃～1000℃の温度域では徐冷により、微小欠陥発生核を分解し密度を減少させる。さらに1000℃以下から500℃以上の温度域では、再び結晶冷却能力を高め、微小欠陥の成長を抑制し結晶耐圧特性を向上させる。

【0016】上記本発明(1)から(4)において、結晶引き上げ成長速度は従来通り1.0mm/分以上で問題なく耐圧特性の優良な結晶が製造できる。

【0017】表1および表2に、本発明の実施例1から実施例12、および比較例1から比較例4における酸化膜耐圧を示す。

【0018】

【実施例】以下に本発明の実施例を挙げて説明するが、本発明がこれらの実施例の記載によって制限されるものではないことは言うまでもない。

【0019】実施例に先立ち、本発明により製造したシリコン単結晶の酸化膜耐圧の評価方法を以下に説明する。鏡面加工を施したシリコンウェーハ試料上にMOSダイオードを形成し、1000℃の乾燥酸素雰囲気中で形成された25.0nmの二酸化珪素膜であるゲート酸化膜(絶縁酸化膜)の電気特性を調べることによって行った。MOSダイオードは、ゲート酸化膜上にリンを1×10²²/cm³以上ドーブした多結晶シリコンとアルミニウムの2層構造からなり、面積20mm²の電極を有し、裏面にオーミック電極用に金電極が形成されている。上記の構造を持つMOSダイオードを試料ウェーハ

全面に作成した。基板シリコンから多数キャリアが注入される極性の直流電圧を各MOSダイオードに印加して電圧ランピング法により試料ウェーハの絶縁酸化膜の耐電圧特性を評価した。酸化膜を通して流れる電流密度が $1\mu\text{A}/\text{cm}^2$ の時のゲート酸化膜に印加される平均電界を測定した。特に、その平均電界が $8.0\text{MV}/\text{cm}$ 以上である場合は、真正絶縁破壊領域（Cモード領域）と呼ばれ耐圧劣化を起こす結晶欠陥が存在しない領域である。したがって、耐圧特性評価において、Cモード領域にあるMOSダイオードの個数の総数に対する割合が多いシリコンウェーハが耐圧特性の優れた結晶である。さらに、印加電界が $1\text{MV}/\text{cm}$ から $8\text{MV}/\text{cm}$ の間で酸化膜を通して流れる電流密度が $1\mu\text{A}/\text{cm}^2$ に達する（絶縁破壊）時、この印加電界領域をBモード領域と呼び結晶欠陥が起因して耐圧劣化を起こしている。このBモード領域においても、できるだけ高い印加電界で絶縁破壊を起こす方が、耐圧特性は良好である。本発明では、酸化膜耐圧の評価は、酸化膜を通して流れる電流密度が $1\mu\text{A}/\text{cm}^2$ の時に該酸化膜にかかる平均電界が $8\text{MV}/\text{cm}$ 以上を示すMOSダイオードの個数の総数に占める割合、および $6\text{MV}/\text{cm}$ 以下で絶縁破壊を起こすMOSダイオードの個数の割合を求めることにより行なった。

【0020】実施例1

本発明に用いられるシリコン単結晶製造装置は、通常CZ法によるシリコン単結晶製造に用いられるものであれば特に制限されるものではなく、本実施例では図1に示すような製造装置を用いた。このCZ法シリコン単結晶製造装置は、シリコン融液Mを収容する石英ルツボ6aとこれを保護する黒鉛ルツボ6bとから構成されたルツボ6と、育成されたシリコン単結晶インゴットSとを収容する結晶引き上げ炉1を有する。ルツボ6の側面部には、加熱ヒータ4と加熱ヒータ4からの熱が結晶引き上げ炉外部に逃げるのを防止するための断熱部材3がルツボ6を取り囲むように設置されている。また、このルツボ6は、図示されていない駆動装置と回転治具5によって接続され、この駆動装置によって所定の速度で回転されると共に、ルツボ6内のシリコン融液Mの減少に伴いシリコン融液液面が低下するのを補うために昇降されるようになっている。引き上げ炉1内には、炉外部上方より垂下された引き上げワイヤ7が設置され、このワイヤの下端には種結晶8を保持するチャック9が設けられている。この引き上げワイヤ7の上端側は炉外部上方に配置されたワイヤ巻き上げ機2に巻きとられ、種結晶8下部に成長するシリコン単結晶インゴットSが引上げられるようになっており、引上げ装置を構成している。そして、引き上げ炉1内には、引き上げ炉1に形成されたガス導入口10からArガスが導入され、引き上げ炉1内を流通してガス流出口11から排出される。このようにArガスを流通させるのは、シリコンの溶融に伴って引き

上げ炉1内に発生するSiOをシリコン融液内に混入させないようにするためである。そして、結晶引き上げ炉1内で $1200^\circ\text{C}\sim 1000^\circ\text{C}$ の結晶温度域内に冷却速度が $1.0^\circ\text{C}/\text{分}$ 以下となる領域を形成するために温度制御装置20を設置した。温度制御装置20としては、引き上げ育成されるシリコン単結晶Sを取り囲むように設置された黒鉛などの断熱保温材や加熱ヒータなどが有効である。

【0021】この装置を使用して、以下の条件でシリコン単結晶を育成した。結晶育成速度は $1.0\text{mm}/\text{min}$ で、結晶冷却速度および速度パターンが図5中の破線で示されるような引き上げ条件、すなわち 1200°C 以上の結晶温度領域の結晶冷却速度が常には $1.0^\circ\text{C}/\text{分}$ 以上でなくゆっくり冷却される結晶温度領域が存在し、 $1000^\circ\text{C}\sim 1200^\circ\text{C}$ の結晶温度領域の結晶冷却速度が常に $1.0^\circ\text{C}/\text{分}$ 以下の範囲にあり、さらに 1000°C 以下から 500°C 以上の結晶温度領域の結晶冷却速度が $1.0^\circ\text{C}/\text{分}$ 未満の範囲にあるような条件でシリコン単結晶を育成した。

【0022】この条件で育成されたシリコン単結晶インゴットは次の通りである。伝導型：p型（ボロンドープ）、結晶径：6インチ用（ 160mm ）、抵抗率： $10\Omega\cdot\text{cm}$ 、酸素濃度： $7.5\sim 8.5\times 10^{17}\text{atoms}/\text{cc}$ （日本電子工業振興協会による酸素濃度換算計数を用いて算出）、炭素濃度： $<1.0\times 10^{16}\text{atoms}/\text{cc}$ （日本電子工業振興協会による炭素濃度換算係数を用いて算出）。

【0023】このインゴットから切り出したウェーハの酸化膜耐圧を測定し、表1に示した。これらのシリコンウェーハの酸化膜を通して流れる電流密度が $1\mu\text{A}/\text{cm}^2$ の時に該酸化膜にかかる平均電界が $8.0\text{MV}/\text{cm}$ 以上を示すMOSダイオードの個数の総数に占める割合（Cモード比率）はいずれも40%以上であり、本発明の方法で製造されたシリコン単結晶インゴットから切り出されたウェーハは、良好な酸化膜耐圧を有していることを示している。

【0024】実施例2

実施例1の装置を用いて、以下の条件でシリコン単結晶を育成した。結晶育成速度は $1.2\text{mm}/\text{min}$ で、結晶冷却速度および速度パターンが図5中の実線で示されるような引き上げ条件、すなわち 1200°C 以上の結晶温度領域の結晶冷却速度が常には $1.0^\circ\text{C}/\text{分}$ 以上でなくゆっくり冷却される結晶温度領域が存在し、 $1000^\circ\text{C}\sim 1200^\circ\text{C}$ の結晶温度領域の結晶冷却速度が常に $1.0^\circ\text{C}/\text{分}$ 以下の範囲にあり、さらに 1000°C 以下から 500°C 以上の結晶温度領域の結晶冷却速度が $1.0^\circ\text{C}/\text{分}$ 未満の範囲にあるような条件でシリコン単結晶を育成した。

【0025】この条件で育成されたシリコン単結晶インゴットは次の通りである。伝導型：n型（リンドー

ブ)、結晶径:6インチ用(160mm)、抵抗率:2 $\Omega \cdot \text{cm}$ 、酸素濃度:8.0~9.0 $\times 10^{17}$ atoms/cc(日本電子工業振興協会による酸素濃度換算計数を用いて算出)、炭素濃度:<1.0 $\times 10^{18}$ atoms/cc(日本電子工業振興協会による炭素濃度換算係数を用いて算出)。

【0026】このインゴットから切り出したウェーハの酸化膜耐圧を測定し、表1に示した。これらのシリコンウェーハの酸化膜を通して流れる電流密度が1 $\mu\text{A}/\text{cm}^2$ の時に該酸化膜にかかる平均電界が8.0MV/cm以上を示すMOSダイオードの個数の総数に占める割合(Cモード比率)はいずれも40%以上であり、本発明の方法で製造されたシリコン単結晶インゴットから切り出されたウェーハは、良好な酸化膜耐圧を有していることを示している。

【0027】実施例3

実施例1の装置を用いて、以下の条件でシリコン単結晶を育成した。結晶育成速度は1.3mm/minで、結晶冷却速度および速度パターンが図5中の一点鎖線で示されるような引き上げ条件、すなわち1200℃以上の結晶温度領域の結晶冷却速度が常に1.0℃/分以上でなくゆっくり冷却される結晶温度領域が存在し、1000℃~1200℃の結晶温度領域において冷却速度が1.0℃/分以下となる領域が存在し、さらに1000℃以下から500℃以上の結晶温度領域の結晶冷却速度が常に1.0℃/分以上ではなくゆっくり冷却される結晶温度域が存在するような条件でシリコン単結晶を育成した。

【0028】この条件で育成されたシリコン単結晶インゴットは次の通りである。伝導型:p型(ボロンドープ)、結晶径:6インチ用(160mm)、抵抗率:10 $\Omega \cdot \text{cm}$ 、酸素濃度:9.5~10.5 $\times 10^{17}$ atoms/cc(日本電子工業振興協会による酸素濃度換算計数を用いて算出)、炭素濃度:<1.0 $\times 10^{18}$ atoms/cc(日本電子工業振興協会による炭素濃度換算係数を用いて算出)。

【0029】このインゴットから切り出したウェーハの酸化膜耐圧を測定し、表1に示した。これらのシリコンウェーハの酸化膜を通して流れる電流密度が1 $\mu\text{A}/\text{cm}^2$ の時に該酸化膜にかかる平均電界が8.0MV/cm以上を示すMOSダイオードの個数の総数に占める割合(Cモード比率)はいずれも40%以上であり、本発明の方法で製造されたシリコン単結晶インゴットから切り出されたウェーハは、良好な酸化膜耐圧を有していることを示している。

【0030】実施例4

本実施例では図2に示すような製造装置を用いた。すなわち、実施例1および図1で示した製造装置に、さらにルツボ内のシリコン融液直上であつ実施例1および図1中に示した1200℃から1000℃の結晶温度域にお

いて冷却速度を低下させるために設置した温度制御装置20の下方となる位置に、融液加熱ヒータ4からの熱を遮断し1200℃以上の結晶温度領域の冷却速度を高めるために円筒型の熱遮蔽装置30を設置した。熱遮蔽装置としては、黒鉛板や金属板が有効で、またその黒鉛板や金属板をガスや液体を用いて強制冷却してもよい。

【0031】結晶育成速度は1.2mm/minで、結晶冷却速度および速度パターンが図6中の一点鎖線で示されるような引き上げ条件、すなわち1200℃以上の結晶温度領域の結晶冷却速度が常に1.0℃/分以上で速く冷却され、1000℃~1200℃の結晶温度領域の結晶冷却速度が常に1.0℃/分以下の範囲にあり、さらに1000℃以下から500℃以上の結晶温度領域の結晶冷却速度が1.0℃/分未満の範囲にあるような条件でシリコン単結晶を育成した。

【0032】この条件で育成されたシリコン単結晶インゴットは次の通りである。伝導型:p型(ボロンドープ)、結晶径:6インチ用(160mm)、抵抗率:10 $\Omega \cdot \text{cm}$ 、酸素濃度:9.5~10.0 $\times 10^{17}$ atoms/cc(日本電子工業振興協会による酸素濃度換算計数を用いて算出)、炭素濃度:<1.0 $\times 10^{18}$ atoms/cc(日本電子工業振興協会による炭素濃度換算係数を用いて算出)。

【0033】このインゴットから切り出したウェーハの酸化膜耐圧を測定し、表1に示した。これらのシリコンウェーハの酸化膜を通して流れる電流密度が1 $\mu\text{A}/\text{cm}^2$ の時に該酸化膜にかかる平均電界が8.0MV/cm以上を示すMOSダイオードの個数の総数に占める割合(Cモード比率)はいずれも50%以上であり、本発明の方法で製造されたシリコン単結晶インゴットから切り出されたウェーハは、良好な酸化膜耐圧を有していることを示している。

【0034】実施例5

実施例4の装置を用いて、以下の条件でシリコン単結晶を育成した。結晶育成速度は1.2mm/minで、結晶冷却速度および速度パターンが図6中の実線で示されるような引き上げ条件、すなわち1200℃以上の結晶温度領域の結晶冷却速度が常に1.0℃/分以上で速く冷却され、1000℃~1200℃の結晶温度領域において冷却速度が1.0℃/分以下となる領域が存在し、さらに1000℃以下から500℃以上の結晶温度領域の結晶冷却速度が1.0℃/分未満の範囲にあるような条件でシリコン単結晶を育成した。

【0035】この条件で育成されたシリコン単結晶インゴットは次の通りである。伝導型:p型(ボロンドープ)、結晶径:6インチ用(160mm)、抵抗率:4 $\Omega \cdot \text{cm}$ 、酸素濃度:7.5~8.5 $\times 10^{17}$ atoms/cc(日本電子工業振興協会による酸素濃度換算計数を用いて算出)、炭素濃度:<1.0 $\times 10^{18}$ atoms/cc(日本電子工業振興協会による炭素濃度換算係数を用

いて算出)。

【0036】このインゴットから切り出したウェーハの酸化膜耐圧を測定し、表1に示した。これらのシリコンウェーハの酸化膜を通して流れる電流密度が $1\mu\text{A}/\text{cm}^2$ の時に該酸化膜にかかる平均電界が $8.0\text{MV}/\text{cm}$ 以上を示すMOSダイオードの個数の総数に占める割合(Cモード比率)はいずれも50%以上であり、本発明の方法で製造されたシリコン単結晶インゴットから切り出されたウェーハは、良好な酸化膜耐圧を有していることを示している。

【0037】実施例6

実施例4の装置を用いて、以下の条件でシリコン単結晶を育成した。結晶育成速度は $1.3\text{mm}/\text{min}$ で、結晶冷却速度および速度パターンが図6中の破線で示されるような引き上げ条件、すなわち 1200°C 以上の結晶温度領域の結晶冷却速度が常に $1.0^\circ\text{C}/\text{分}$ 以上で速く冷却され、 $1000^\circ\text{C}\sim 1200^\circ\text{C}$ の結晶温度領域において冷却速度が $1.0^\circ\text{C}/\text{分}$ 以下となる領域が存在し、さらに 1000°C 以下から 500°C 以上の結晶温度領域の結晶冷却速度が常に $1.0^\circ\text{C}/\text{分}$ 以上ではなくゆ

っくり冷却される結晶温度域が存在するような条件でシリコン単結晶を育成した。

【0038】この条件で育成されたシリコン単結晶インゴットは次の通りである。伝導型：n型(リンドーブ)、結晶径：6インチ用(160mm)、抵抗率： $10\Omega\cdot\text{cm}$ 、酸素濃度： $10.0\sim 10.5\times 10^{17}\text{atoms}/\text{cc}$ (日本電子工業振興協会による酸素濃度換算計数を用いて算出)、炭素濃度： $<1.0\times 10^{16}\text{atoms}/\text{cc}$ (日本電子工業振興協会による炭素濃度換算係数を用いて算出)。

【0039】このインゴットから切り出したウェーハの酸化膜耐圧を測定し、表1に示した。これらのシリコンウェーハの酸化膜を通して流れる電流密度が $1\mu\text{A}/\text{cm}^2$ の時に該酸化膜にかかる平均電界が $8.0\text{MV}/\text{cm}$ 以上を示すMOSダイオードの個数の総数に占める割合(Cモード比率)はいずれも50%以上であり、本発明の方法で製造されたシリコン単結晶インゴットから切り出されたウェーハは、良好な酸化膜耐圧を有していることを示している。

【0040】実施例7

本実施例では図3に示すような製造装置を用いた。すなわち、実施例1および図1で示した製造装置に、さらに実施例1および図1中に示した 1200°C から 1000°C の結晶温度域において冷却速度を低下させるために設置した温度制御装置20の上方に、引き上げ成長される結晶の 1000°C 以下の結晶温度領域を強制冷却させるために円筒型の冷却装置40を設置した。冷却装置としては、黒鉛板や金属板が有効で、またその黒鉛板や金属板をガスや液体を用いて強制冷却してもよい。引き上げされるシリコン結晶は、放射および黒鉛板や金属板とシ

リコン単結晶の間を流れるArガスによって抜熱され、冷却効果が高められる。

【0041】この装置を使用して以下の条件でシリコン単結晶を育成した。結晶育成速度は $1.2\text{mm}/\text{min}$ で、結晶冷却速度および速度パターンが図7中の破線で示されるような引き上げ条件、すなわち 1200°C 以上の結晶温度領域の結晶冷却速度が常に $1.0^\circ\text{C}/\text{分}$ 以上ではなくゆっくり冷却される結晶温度領域が存在し、 $1000^\circ\text{C}\sim 1200^\circ\text{C}$ の結晶温度領域において冷却速度が $1.0^\circ\text{C}/\text{分}$ 以下となる領域が存在し、さらに 1000°C 以下から 500°C 以上の結晶温度領域の結晶冷却速度が常に $1.0^\circ\text{C}/\text{分}$ 以上の範囲にあるような条件でシリコン単結晶を育成した。

【0042】この条件で育成されたシリコン単結晶インゴットは次の通りである。伝導型：p型(ボロドーブ)、結晶径：6インチ用(160mm)、抵抗率： $10\Omega\cdot\text{cm}$ 、酸素濃度： $9.5\sim 10.0\times 10^{17}\text{atoms}/\text{cc}$ (日本電子工業振興協会による酸素濃度換算計数を用いて算出)、炭素濃度： $<1.0\times 10^{16}\text{atoms}/\text{cc}$ (日本電子工業振興協会による炭素濃度換算係数を用いて算出)。

【0043】このインゴットから切り出したウェーハの酸化膜耐圧を測定し、表1に示した。これらのシリコンウェーハの酸化膜を通して流れる電流密度が $1\mu\text{A}/\text{cm}^2$ の時に該酸化膜にかかる平均電界が $8.0\text{MV}/\text{cm}$ 以上を示すMOSダイオードの個数の総数に占める割合(Cモード比率)はいずれも50%以上であり、さらに平均電界が $6.0\text{MV}/\text{cm}$ 以下を示すMOSダイオードの個数の総数に占める割合がいずれも20%未満であり、本発明の方法で製造されたシリコン単結晶インゴットから切り出されたウェーハは、良好な酸化膜耐圧を有していることを示している。

【0044】実施例8

実施例7の装置を用いて、以下の条件でシリコン単結晶を育成した。結晶育成速度は $1.2\text{mm}/\text{min}$ で、結晶冷却速度および速度パターンが図7中の実線で示されるような引き上げ条件、すなわち 1200°C 以上の結晶温度領域の結晶冷却速度が常に $1.0^\circ\text{C}/\text{分}$ 以上でなくゆっくり冷却される結晶温度領域が存在し、 $1000^\circ\text{C}\sim 1200^\circ\text{C}$ の結晶温度領域において冷却速度が $1.0^\circ\text{C}/\text{分}$ 以下となる領域が存在し、さらに 1000°C 以下から 500°C 以上の結晶温度領域の結晶冷却速度が常に $1.0^\circ\text{C}/\text{分}$ 以上の範囲にあるような条件でシリコン単結晶を育成した。

【0045】この条件で育成されたシリコン単結晶インゴットは次の通りである。伝導型：n型(リンドーブ)、結晶径：6インチ用(160mm)、抵抗率： $10\Omega\cdot\text{cm}$ 、酸素濃度： $7.5\sim 8.5\times 10^{17}\text{atoms}/\text{cc}$ (日本電子工業振興協会による酸素濃度換算計数を用いて算出)、炭素濃度： $<1.0\times 10^{16}\text{atoms}/$

c c (日本電子工業振興協会による炭素濃度換算係数を用いて算出)。

【0046】このインゴットから切り出したウェーハの酸化膜耐圧を測定し、表1に示した。これらのシリコンウェーハの酸化膜を通して流れる電流密度が $1\mu\text{A}/\text{cm}^2$ の時に該酸化膜にかかる平均電界が $8.0\text{MV}/\text{cm}$ 以上を示すMOSダイオードの個数の総数に占める割合(Cモード比率)はいずれも50%以上であり、さらに平均電界が $6.0\text{MV}/\text{cm}$ 以下を示すMOSダイオードの個数の総数に占める割合がいずれも20%未満であり、本発明の方法で製造されたシリコン単結晶インゴットから切り出されたウェーハは、良好な酸化膜耐圧を有していることを示している。

【0047】実施例9

実施例7の装置を用いて、以下の条件でシリコン単結晶を育成した。結晶育成速度は $1.2\text{mm}/\text{min}$ で、結晶冷却速度および速度パターンが図7中の一点鎖線で示されるような引き上げ条件、すなわち 1200°C 以上の結晶温度領域の結晶冷却速度が常に $1.0^\circ\text{C}/\text{分}$ 以上でなくゆっくり冷却される結晶温度領域が存在し、 $1000^\circ\text{C}\sim 1200^\circ\text{C}$ の結晶温度領域において冷却速度が $1.0^\circ\text{C}/\text{分}$ 以下となる領域が存在し、さらに 1000°C 以下から 500°C 以上の結晶温度領域の結晶冷却速度が常に $1.0^\circ\text{C}/\text{分}$ 以上の範囲にあるような条件でシリコン単結晶を育成した。

【0048】この条件で育成されたシリコン単結晶インゴットは次の通りである。伝導型：p型(ボロンドープ)、結晶径：6インチ用(160mm)、抵抗率： $2\Omega\cdot\text{cm}$ 、酸素濃度： $10.0\sim 10.5\times 10^{17}\text{atoms}/\text{cc}$ (日本電子工業振興協会による酸素濃度換算計数をういて算出)、炭素濃度： $<1.0\times 10^{16}\text{atoms}/\text{cc}$ (日本電子工業振興協会による炭素濃度換算係数を用いて算出)。

【0049】このインゴットから切り出したウェーハの酸化膜耐圧を測定し、表1に示した。これらのシリコンウェーハの酸化膜を通して流れる電流密度が $1\mu\text{A}/\text{cm}^2$ の時に該酸化膜にかかる平均電界が $8.0\text{MV}/\text{cm}$ 以上を示すMOSダイオードの個数の総数に占める割合(Cモード比率)はいずれも50%以上であり、さらに平均電界が $6.0\text{MV}/\text{cm}$ 以下を示すMOSダイオードの個数の総数に占める割合がいずれも20%未満であり、本発明の方法で製造されたシリコン単結晶インゴットから切り出されたウェーハは、良好な酸化膜耐圧を有していることを示している。

【0050】実施例10

本実施例では図4に示すような製造装置を用いた。すなわち、実施例1および図1で示した製造装置に、実施例1および図1中に示した 1200°C から 1000°C の結晶温度域において冷却速度を低下させるために設置した温度制御装置20の下方に、融液加熱ヒータ4からの熱

を遮蔽し 1200°C 以上の結晶温度領域の冷却速度を高めるために円筒型の熱遮蔽装置30を設置した。熱遮蔽装置としては、黒鉛板や金属板が有効で、又その黒鉛板や金属板をガスや液体を用いて強制冷却してもよい。以上に加えて、本実施例で用いられた装置には、前記温度制御装置20の上方に、引き上げ成長される結晶の 1000°C 以下の結晶温度領域を強制冷却させるために円筒型の冷却装置40を設置した。冷却装置としては、黒鉛板や金属板が有効で、またその黒鉛板や金属板をガスや液体を用いて強制冷却してもよい。引き上げされるシリコン結晶は、放射および黒鉛板や金属板とシリコン単結晶の間を流れるArガスによって抜熱され、冷却効果が高められる。

【0051】この装置を使用して以下の条件でシリコン単結晶を育成した。結晶育成速度は $1.2\text{mm}/\text{min}$ で、結晶冷却速度および速度パターンが図8中の一点鎖線で示されるような引き上げ条件、すなわち 1200°C 以上の結晶温度領域の結晶冷却速度が常に $1.0^\circ\text{C}/\text{分}$ 以上で速く冷却され、 $1000^\circ\text{C}\sim 1200^\circ\text{C}$ の結晶温度領域において冷却速度が $1.0^\circ\text{C}/\text{分}$ 以下となる領域が存在し、さらに 1000°C 以下から 500°C 以上の結晶温度領域の結晶冷却速度が常に $1.0^\circ\text{C}/\text{分}$ 以上の範囲にあるような条件でシリコン単結晶を育成した。

【0052】この条件で育成されたシリコン単結晶インゴットは次の通りである。伝導型：p型(ボロンドープ)、結晶径：6インチ用(160mm)、抵抗率： $10\Omega\cdot\text{cm}$ 、酸素濃度： $9.5\sim 10.5\times 10^{17}\text{atoms}/\text{cc}$ (日本電子工業振興協会による酸素濃度換算計数をういて算出)、炭素濃度： $<1.0\times 10^{16}\text{atoms}/\text{cc}$ (日本電子工業振興協会による炭素濃度換算係数を用いて算出)。

【0053】このインゴットから切り出したウェーハの酸化膜耐圧を測定し、表1に示した。これらのシリコンウェーハの酸化膜を通して流れる電流密度が $1\mu\text{A}/\text{cm}^2$ の時に該酸化膜にかかる平均電界が $8.0\text{MV}/\text{cm}$ 以上を示すMOSダイオードの個数の総数に占める割合(Cモード比率)はいずれも60%以上であり、さらに平均電界が $6.0\text{MV}/\text{cm}$ 以下を示すMOSダイオードの個数の総数に占める割合がいずれも20%未満であり、本発明の方法で製造されたシリコン単結晶インゴットから切り出されたウェーハは、良好な酸化膜耐圧を有していることを示している。

【0054】実施例11

実施例10の装置を用いて、以下の条件でシリコン単結晶を育成した。結晶育成速度は $1.3\text{mm}/\text{min}$ で、結晶冷却速度および速度パターンが図8中の実線で示されるような引き上げ条件、すなわち 1200°C 以上の結晶温度領域の結晶冷却速度が常に $1.0^\circ\text{C}/\text{分}$ 以上で速く冷却され、 $1000^\circ\text{C}\sim 1200^\circ\text{C}$ の結晶温度領域において冷却速度が $1.0^\circ\text{C}/\text{分}$ 以下となる領域が存在

し、さらに1000℃以下から500℃以上の結晶温度領域の結晶冷却速度が常に1.0℃/分以上の範囲にあるような条件でシリコン単結晶を育成した。

【0055】この条件で育成されたシリコン単結晶インゴットは次の通りである。伝導型：p型（ボロンドープ）、結晶径：6インチ用（160mm）、抵抗率：4Ω・cm、酸素濃度：9.5～10.0×10¹⁷atoms/cc（日本電子工業振興協会による酸素濃度換算計数を用いて算出）、炭素濃度：<1.0×10¹⁶atoms/cc（日本電子工業振興協会による炭素濃度換算係数を用いて算出）。

【0056】このインゴットから切り出したウェーハの酸化膜耐圧を測定し、表1に示した。これらのシリコンウェーハの酸化膜を通して流れる電流密度が1μA/cm²の時に該酸化膜にかかる平均電界が8.0MV/cm以上を示すMOSダイオードの個数の総数に占める割合（Cモード比率）はいずれも60%以上であり、さらに平均電界が6.0MV/cm以下を示すMOSダイオードの個数の総数に占める割合がいずれも20%未満であり、本発明の方法で製造されたシリコン単結晶インゴットから切り出されたウェーハは、良好な酸化膜耐圧を有していることを示している。

【0057】実施例12

実施例10の装置を用いて、以下の条件でシリコン単結晶を育成した。結晶育成速度は1.2mm/minで、結晶冷却速度および速度パターンが図8中の破線で示されるような引き上げ条件、すなわち1200℃以上の結晶温度領域の結晶冷却速度が常に1.0℃/分以上で速く冷却され、1000℃～1200℃の結晶温度領域において冷却速度が1.0℃/分以下となる領域が存在し、さらに1000℃以下から500℃以上の結晶温度領域の結晶冷却速度が常に1.0℃/分以上の範囲にあるような条件でシリコン単結晶を育成した。

【0058】この条件で育成されたシリコン単結晶インゴットは次の通りである。伝導型：n型（リンドープ）、結晶径：6インチ用（160mm）、抵抗率：10Ω・cm、酸素濃度：7.5～8.5×10¹⁷atoms/cc（日本電子工業振興協会による酸素濃度換算計数を用いて算出）、炭素濃度：<1.0×10¹⁶atoms/cc（日本電子工業振興協会による炭素濃度換算係数を用いて算出）。

【0059】このインゴットから切り出したウェーハの酸化膜耐圧を測定し、表1に示した。これらのシリコンウェーハの酸化膜を通して流れる電流密度が1μA/cm²の時に該酸化膜にかかる平均電界が8.0MV/cm以上を示すMOSダイオードの個数の総数に占める割合（Cモード比率）はいずれも60%以上であり、さらに平均電界が6.0MV/cm以下を示すMOSダイオードの個数の総数に占める割合がいずれも20%未満であり、本発明の方法で製造されたシリコン単結晶インゴ

ットから切り出されたウェーハは、良好な酸化膜耐圧を有していることを示している。

【0060】比較例1

本比較例では、図1に示した装置から結晶引き上げ炉1内で1200～1000℃の結晶温度領域内に冷却速度が1.0℃/分以下となる領域を形成するための温度制御機能20を除去したシリコン単結晶引き上げ装置、すなわち従来型のシリコン単結晶引き上げ装置を使用した。

【0061】この装置を使用して、以下の条件でシリコン単結晶を育成した。結晶育成速度は1.2mm/minで、結晶冷却速度および速度パターンが図9中の二点鎖線で示されるような引き上げ条件、すなわち1200℃以上の結晶温度領域の結晶冷却速度が常に1.0℃/分以上でなくゆっくり冷却される結晶温度領域が存在し、1000℃～1200℃の結晶温度領域の結晶冷却速度が常に1.0℃/分以上の範囲にあり、さらに1000℃以下から500℃以上の結晶温度領域の結晶冷却速度が常に1.0℃/分以上でないような条件でシリコン単結晶を育成した。

【0062】この条件で育成されたシリコン単結晶インゴットは次の通りである。伝導型：p型（ボロンドープ）、結晶径：6インチ用（160mm）、抵抗率：10Ω・cm、酸素濃度：9.5～10.5×10¹⁷atoms/cc（日本電子工業振興協会による酸素濃度換算計数を用いて算出）、炭素濃度：<1.0×10¹⁶atoms/cc（日本電子工業振興協会による炭素濃度換算係数を用いて算出）。

【0063】このインゴットから切り出したウェーハの酸化膜耐圧を測定し、表2に示した。これらのシリコンウェーハの酸化膜を通して流れる電流密度が1μA/cm²の時に該酸化膜にかかる平均電界が8.0MV/cm以上を示すMOSダイオードの個数の総数に占める割合（Cモード比率）はいずれも40%未満であり、酸化膜耐圧が良好でないことを示している。

【0064】比較例2

比較例1で用いた装置を使用して、以下の条件でシリコン単結晶を製造した。結晶育成速度は1.2mm/minで、結晶冷却速度および速度パターンが図9中の実線で示されるような引き上げ条件、すなわち1200℃以上の結晶温度領域の結晶冷却速度が常に1.0℃/分以上でなくゆっくり冷却される結晶温度領域が存在し、1000℃～1200℃の結晶温度領域の結晶冷却速度が常に1.0℃/分以上の範囲にあり、さらに1000℃以下から500℃以上の結晶温度領域の結晶冷却速度が常に1.0℃/分以上の範囲であるような条件でシリコン単結晶を育成した。

【0065】この条件で育成されたシリコン単結晶インゴットは次の通りである。伝導型：p型（ボロンドープ）、結晶径：6インチ用（160mm）、抵抗率：10Ω・cm、酸素濃度：9.5～10.5×10¹⁷atom

10

20

30

40

50

s/cc (日本電子工業振興協会による酸素濃度換算計数をを用いて算出)、炭素濃度： $<1.0 \times 10^{16}$ atoms/cc (日本電子工業振興協会による炭素濃度換算係数を用いて算出)。

【0066】このインゴットから切り出したウェーハの酸化膜耐圧を測定し、表2に示した。これらのシリコンウェーハの酸化膜を通して流れる電流密度が $1 \mu\text{A}/\text{cm}^2$ の時に該酸化膜にかかる平均電界が $8.0 \text{ MV}/\text{cm}$ 以上を示すMOSダイオードの個数の総数に占める割合(Cモード比率)はいずれも40%未満であり、酸化膜耐圧が良好でないことを示している。

【0067】比較例3

比較例1で用いた装置を使用して、以下の条件でシリコン単結晶を製造した。結晶育成速度は $1.2 \text{ mm}/\text{min}$ で、結晶冷却速度および速度パターンが図9中の一点鎖線で示されるような引き上げ条件、すなわち 1200°C 以上の結晶温度領域の結晶冷却速度が常に $1.0^\circ\text{C}/\text{分}$ 以上の範囲で速く冷却され、 $1000^\circ\text{C} \sim 1200^\circ\text{C}$ の結晶温度領域の結晶冷却速度も常に $1.0^\circ\text{C}/\text{分}$ 以上の範囲にあり、さらに 1000°C 以下から 500°C 以上

20 ではないような条件でシリコン単結晶を育成した。
【0068】この条件で育成されたシリコン単結晶インゴットは次の通りである。伝導型：p型(ボロンドープ)、結晶径：6インチ用(160mm)、抵抗率： $10 \Omega \cdot \text{cm}$ 、酸素濃度： $9.5 \sim 10.5 \times 10^{17} \text{ atoms}/\text{cc}$ (日本電子工業振興協会による酸素濃度換算計数をを用いて算出)、炭素濃度： $<1.0 \times 10^{16} \text{ atoms}/\text{cc}$ (日本電子工業振興協会による炭素濃度換算係数を用いて算出)。

【0069】このインゴットから切り出したウェーハの酸化膜耐圧を測定し、表2に示した。これらのシリコンウェーハの酸化膜を通して流れる電流密度が $1 \mu\text{A}/\text{cm}^2$

m^2 の時に該酸化膜にかかる平均電界が $8.0 \text{ MV}/\text{cm}$ 以上を示すMOSダイオードの個数の総数に占める割合(Cモード比率)はいずれも40%未満であり、酸化膜耐圧が良好でないことを示している。

【0070】比較例4

比較例1で用いた装置を使用して、以下の条件でシリコン単結晶を製造した。結晶育成速度は $1.2 \text{ mm}/\text{min}$ で、結晶冷却速度および速度パターンが図9中の破線で示されるような引き上げ条件、すなわち 1200°C 以上の結晶温度領域の結晶冷却速度が常に $1.0^\circ\text{C}/\text{分}$ 以上で速く冷却され、 $1000^\circ\text{C} \sim 1200^\circ\text{C}$ の結晶温度領域の結晶冷却速度も常に $1.0^\circ\text{C}/\text{分}$ 以上の範囲にあり、さらに 1000°C 以下から 500°C 以上の結晶温度領域の結晶冷却速度も常に $1.0^\circ\text{C}/\text{分}$ 以上の範囲であるような条件でシリコン単結晶を育成した。

【0071】この条件で育成されたシリコン単結晶インゴットは次の通りである。伝導型：p型(ボロンドープ)、結晶径：6インチ用(160mm)、抵抗率： $10 \Omega \cdot \text{cm}$ 、酸素濃度： $9.5 \sim 10.5 \times 10^{17} \text{ atoms}/\text{cc}$ (日本電子工業振興協会による酸素濃度換算計数をを用いて算出)、炭素濃度： $<1.0 \times 10^{16} \text{ atoms}/\text{cc}$ (日本電子工業振興協会による炭素濃度換算係数を用いて算出)。

【0072】このインゴットから切り出したウェーハの酸化膜耐圧を測定し、表2に示した。これらのシリコンウェーハの酸化膜を通して流れる電流密度が $1 \mu\text{A}/\text{cm}^2$ の時に該酸化膜にかかる平均電界が $8.0 \text{ MV}/\text{cm}$ 以上を示すMOSダイオードの個数の総数に占める割合(Cモード比率)はいずれも40%未満であり、酸化膜耐圧が良好でないことを示している。

【0073】

【表1】

	8.0MV/cm以上の の比率(%)	6.0MV/cm以下の の比率(%)
実施例1	48	30
	48	32
	47	35
実施例2	48	28
	43	33
	42	30
実施例3	45	25
	43	24
	41	23
実施例4	58	26
	55	25
	53	28
実施例5	52	28
	51	23
	50	30
実施例6	54	22
	53	22
	53	25
実施例7	58	15
	56	16
	52	18
実施例8	53	11
	51	12
	50	13
実施例9	59	8
	58	10
	55	11
実施例10	63	12
	62	10
	65	10
実施例11	61	10
	61	7
	60	5
実施例12	75	0
	70	0
	65	2

	8.0MV/cm以上の の比率(%)	6.0MV/cm以下の の比率(%)
比較例1	25	35
	20	42
	18	50
比較例2	13	60
	10	64
	10	75
比較例3	12	60
	10	63
	8	55
比較例4	5	65
	2	60
	1	57

【0075】実施例および比較例のまとめ
特許請求の範囲における各請求項の内容を明確にするた
め、上記実施例および比較例を以下の表にまとめる。 *

*【0076】
【表3】

		実施例				比較例			
		1~3	4~6	7~9	10~12	1	2	3	4
制御 温度 範囲	~1200°C	A	A	A	A	A	A	A	A
	1200°C ~1000°C	B	B	B	B	B	B	B	B
	1000°C~	C	C	C	C	C	C	C	C
耐圧 範囲	Ebd>8.0MV/cm の比率	40% 以上	50% 以上	50% 以上	60% 以上	40% 未満	40% 未満	40% 未満	40% 未満
	Ebd<6.0MV/cm の比率			20% 未満	20% 未満	20% 以上	20% 以上	20% 以上	20% 以上

記号の説明

- A: 結晶温度が1200°C以上の領域で常に冷却速度が1.0°C/分以上である。
- B: 結晶温度が1200°C~1000°Cの領域で冷却速度が1.0°C/分以下の範囲がある。
- C: 結晶温度が1000°C~500°Cの領域で常に冷却速度が1.0°C/分以上である。
- A: Aの否定。すなわち、結晶温度が1200°C以上の領域で冷却速度が1.0°C/分未満の範囲がある。
- B: Bの否定。すなわち、結晶温度が1200°C~1000°Cの領域で冷却速度が常に1.0°C/分超である。
- C: Cの否定。すなわち、結晶温度が1000°C~500°Cの領域で冷却速度が1.0°C/分未満の範囲がある。

Ebd: 酸化膜絶縁破壊電界

【0077】

【発明の効果】本発明のシリコン単結晶あるいは本発明の製造方法によるシリコン単結晶は、良好な酸化膜耐圧を有するため、ゲート酸化膜の信頼性が高く、MOSデバイス用ウェーハに適するものである。本発明のシリコ

ン単結晶および製造方法は、MOSデバイスの能力特性に応じ必要な耐圧特性とシリコン単結晶の製造コストから以下のように使い分けられるものを提供できるものである。本発明方法(1)は温度制御機能の設置数が少なく安価な製造コストで耐圧特性改善効果が得られる。本

発明方法(2)では、1200℃以上という高温側の結晶温度領域の冷却速度を高める効果を付加することから、引き上げ速度を増加させ生産性を向上させ、耐圧特性改善効果が得られる。本発明方法(3)では、1000℃以下の結晶温度領域の冷却速度を増加させ結晶冷却能を高めることにより、耐圧特性の改善のみならず、結晶欠陥(酸素析出物や積層欠陥を含む転位ループ)発生核の成長を抑制する効果がある。したがって、最も結晶欠陥を抑制する効果が高く、耐圧特性を改善できるのはこれらを組合せた本発明方法(4)であるが、温度制御機能を多く設置する必要がある、製造コストは高くなる。

【図面の簡単な説明】

【図1】は、本発明の第一の実施例群において用いられた結晶徐冷装置を有するCZ法シリコン単結晶製造装置の構成を模式的に示す図、

【図2】は、図1の装置に結晶冷却装置を付加した本発明の第二の実施例群において用いられたCZ法シリコン単結晶製造装置の構成を模式的に示す図、

【図3】は、図1の装置に別の結晶冷却装置を付加した本発明の第三の実施例群において用いられたCZ法シリコン単結晶製造装置の構成を模式的に示す図、

【図4】は、図2の装置に別の結晶冷却装置を付加した本発明の第四の実施例群において用いられたCZ法シリコン単結晶製造装置の構成を模式的に示す図、

10

*

*【図5】は、本発明の第一の実施例群のシリコン単結晶引き上げ中の結晶温度と結晶冷却速度との関係を示すグラフ、

【図6】は、本発明の第二の実施例群のシリコン単結晶引き上げ中の結晶温度と結晶冷却速度との関係を示すグラフ、

【図7】は、本発明の第三の実施例群のシリコン単結晶引き上げ中の結晶温度と結晶冷却速度との関係を示すグラフ、

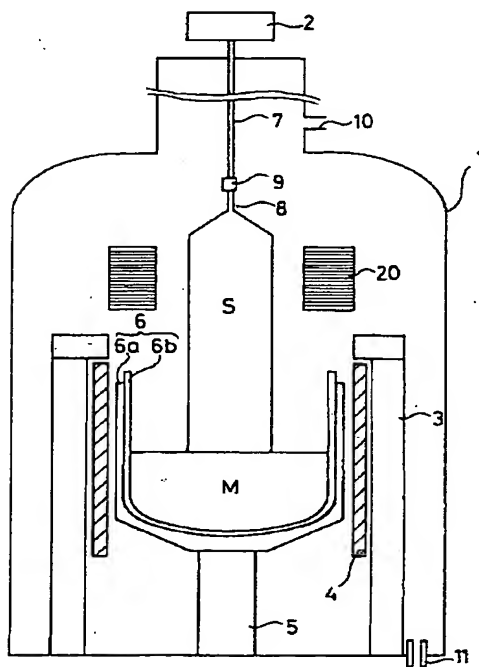
【図8】は、本発明の第四の実施例群のシリコン単結晶引き上げ中の結晶温度と結晶冷却速度との関係を示すグラフ、

【図9】は、比較例群のシリコン単結晶引き上げ中の結晶温度と結晶冷却速度との関係を示すグラフ。

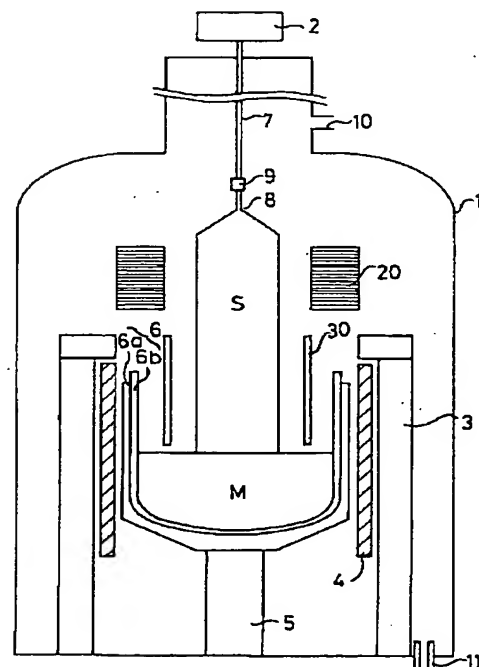
【符号の説明】

1…CZ法シリコン単結晶引き上げ炉、2…ワイヤ巻き上げ機、3…断熱材、4…加熱ヒータ、5…回転治具、6…ルツボ、6a…石英ルツボ、6b…黒鉛ルツボ、7…ワイヤ、8…種結晶、9…チャック、10…ガス導入口、11…ガス排出口、20…温度制御装置(結晶徐冷装置)、30…温度制御装置(結晶冷却装置)、40…温度制御装置(結晶冷却装置)。

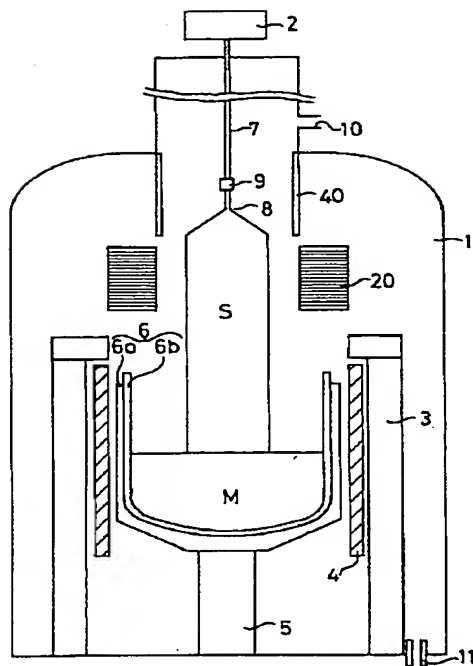
【図1】



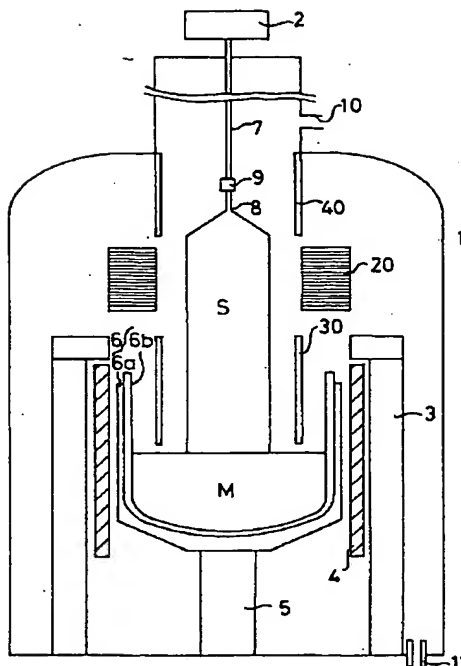
【図2】



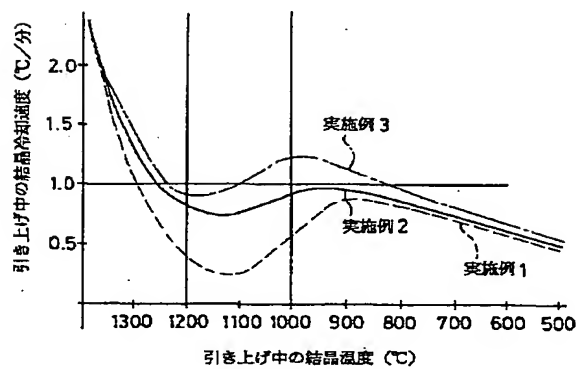
【図3】



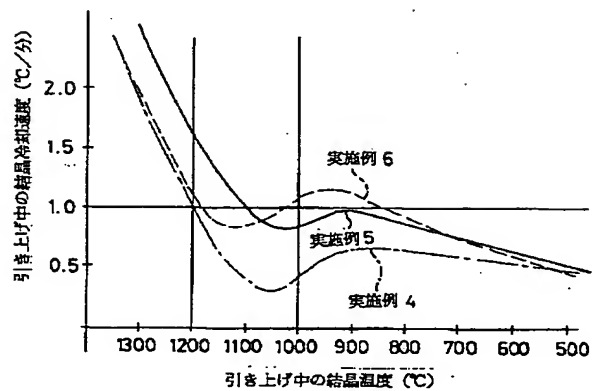
【図4】



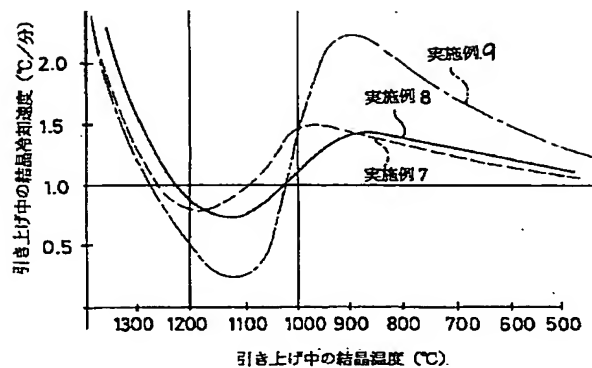
【図5】



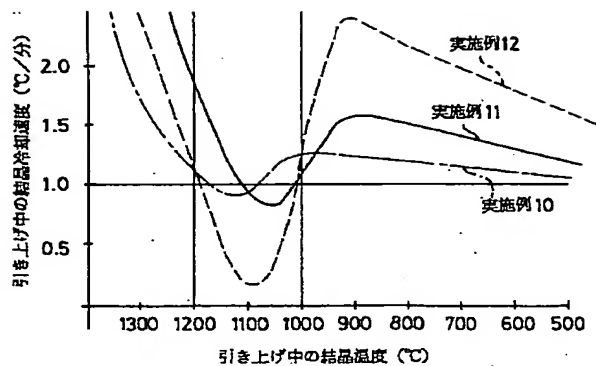
【図6】



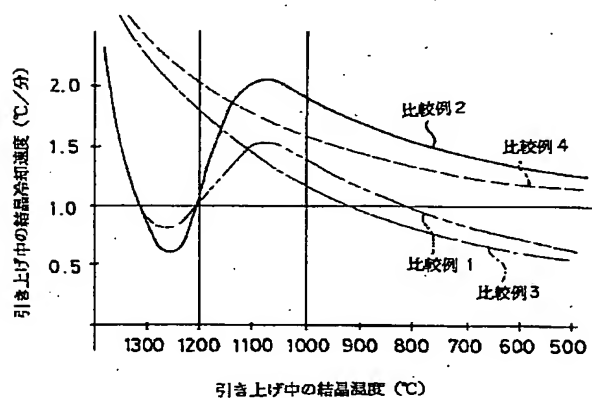
【図7】



【図8】



【図9】



フロントページの続き

(72)発明者 高尾 滋良
山口県光市大字島田3434番地 新日本製鐵
株式会社光製鐵所内

(72)発明者 岩崎 俊夫
山口県光市大字島田3434番地 新日本製鐵
株式会社光製鐵所内

(72)発明者 津森 泰生
山口県光市大字島田3434番地 新日本製鐵
株式会社光製鐵所内

(72)発明者 中静 恒夫
山口県光市大字島田3434番地 ニッテツ電
子株式会社内

(72)発明者 大久保 正道
山口県光市大字島田3434番地 ニッテツ電
子株式会社内